

# DIGITAL-LOGIC

smart embedded computers

Detailed Technical USER MANUAL FOR:

## smartModule

## SM800PC/X

## SM900PC/X



Nordstrasse 11/F  
CH - 4542 Luterbach  
Tel.: ++41 (0)32 681 58 00  
Fax: ++41 (0)32 681 58 01  
Email: [support@digitallogic.com](mailto:support@digitallogic.com)  
Homepage: <http://www.digitallogic.com>



# DIGITAL-LOGIC

smart embedded computers

Detailed Technical USER MANUAL FOR:

## smartModule

## SM800PC/X

## SM900PC/X



Nordstrasse 11/F  
CH - 4542 Luterbach  
Tel.: ++41 (0)32 681 58 00  
Fax: ++41 (0)32 681 58 01  
Email: [support@digitallogic.com](mailto:support@digitallogic.com)  
Homepage: <http://www.digitallogic.com>



社外秘:

File: SM800-900PCX\_Detailed\_V2.0E

Path: R:\HANDBUCH\smart\SM800-900\SM800-900PCX\_Detailed\_V2.0E.doc

## 著作権 ©2008 BY DIGITAL-LOGIC AG

この印刷物は著作権によって保護されており、無断複写・転載を禁じます。

本書のいかなる部分も、デジタルロジック社から事前に文書による許諾を得ることなく、いかなる方法によっても無断で複写、送信、転記してはなりません。

このソフトウェアと文書はライセンス協定に基づいて提供されており、その合意に従ってのみ使用・複写が許されるものです。

## このマニュアルと使い方について

このマニュアルはシングルボードのMICROSPACE-PC上にコンピュータシステムを構築しようとしている「相手先商標製品の製造会社(OEM)」向けに書かれています。これはMICROSPACE-コンピュータ系をベースにしたシステムのインテグレータおよびプログラマ向けです。このマニュアルはインストールとボードの設定の使用説明書を備え、システムとセットアップの必要条件について記述しています。この文書は、ハードウェア要件、相互連結、およびシステムのプログラムの仕方の詳細についての情報を含んでいます。さらに詳しい情報やマニュアルは製品CDを調べて下さい。

DIGITAL-LOGIC AGはデザインガイドとしてだけ全ての回路図を提供しています。DIGITAL-LOGIC AGは最終的なシステム設計について一切責任を負いません。またGEODEチップのレファレンスマニュアル、GEODEチップのプログラマー・レファレンスを持っていることを前提としています。デジタル・ロジック社はスマートモジュール800PCXのデザイナーがPCアーキテクチャ(PCに関する基本設計概念)をベースにしたISA/PCIのデザイン知識を持っていることも前提としています。

## **REVISION HISTORY:**

<b>Document Version</b>	<b>Date/Initials:</b>	<b>Modification: Remarks, News, Attention:</b>
V0.1	06.2006 WAM	Initial Version
V0.2	07.2006 MEG	First Revision
V0.3	07.2006 DAR	Preliminary Version
V0.4	10.2006 DAR	Preliminary Version
V0.5	03.2007 DAR	Preliminary Version
V0.6	03.2007 DAR	Preliminary Version / SM800 BUS
V0.7	04.2007 KUF/WAS	Details fine-tuned/Standard format w/English applied
V0.8	05.2007 WAS/DAR KUF	Revision History format change / Filename & Path moved Bus on Versions 1.x & 2.x / Battery info in Timers & Clocks
V0.9	05.2007 KUF	Sections 6.6 to 6.17 – major rework
V1.0	02.2008 KUF	New Thermal Specifications Sect. 6.5 / Integration SM900PC/X
V2.0	06.2008 DAR	DesignIN Information removed -> use SM800DK Manual
V2.0A	08.2008 WAS	Power Mgmt Specs updated
V2.0B	11.2008 WAS	J1 & J2 referred to at X200 connector
V2.0C	11.2008 KUF	PCI Table added (Chapter 3.6)
V2.0D	11.2008 WAS	Operating System chapter removed (in BIOS manual)
<b>V2.0E</b>	<b>02.2009 WAS/MEG</b>	<b>Connector X200.A Pins 81-120 updated</b>

### 注意！

1. このマニュアル、製品の全ての情報は、予告なしに変更される可能性があります。
2. 製品をインストールする前にこのマニュアルを読んで下さい。
3. 製品をインストールする前にセキュリティ情報をよく読んで下さい。

## 目次

1. 序文	6
1.1. トレードマーク(商標)	6
1.2. 免責事項	6
1.3. 環境保護条項	6
1.4. この製品を使うべき人	6
1.5. リサイクル情報	7
1.6. テクニカルサポート	7
1.7. 2年の限定保証	7
1.8. マークの説明	9
1.9. 適用文書と標準規格	11
1.10. 安全のために	12
1.11. ROHS 義務	13
1.11.1. ROHS 準拠の製品デザイン	13
1.11.2. ROHS 準拠の生産工程	13
1.11.3. WEEE アプリケーション	14
1.12. スイス品質	14
1.13. 品質と管理システムのためのスイス協会	14
2. 概説	15
2.1. 標準装備	15
2.2. 独自の特徴	15
2.3. SM800PC/X AM900PC/X ブロック図	16
2.4. 仕様書	16
2.5. SMP5PC と SMP3PC の違い	19
2.6. SM800PC/X と SM900PC/X のスタンダード PC/AT との非互換性	20
2.6.1. SM800PC/X バージョン 1.X 上の PC104 バス/ISA バス	20
2.6.2. SM800PC/X バージョン 2.X	20
2.6.3. SM900PC/X	20
2.7. 注文コード	20
2.8. 関連するアプリケーション・ノート	21
3. PC 機能説明	22
3.1. インターラプト・コントローラ	22
3.2. タイマとカウンタ	22
3.1.1. プログラムできるタイマ	22
3.1.2. バッテリ時計 リアル・タイム・クロック(RTC)	23
3.1.3. ウォッチドッグ	23
3.3. ROM-BIOS / EEPROM メモリ	25
3.3.1. ROM - BIOS	25
3.3.2. セットアップ用 EEPROM メモリ	25
3.3.3. BIOSCMOS セットアップ	26
3.4. CMOS RAM マップ	26
3.5. EEPROM 保存 CMOS セットアップ	32
3.6. PCI リソース / PCI スロット・アサインメント	33
3.7. メモリ&I/O マップ	34
3.7.1. システム・メモリ・マップ	34

3.7.2. システム I/O マップ.....	35
3.8. BIOS データ・エリア定義.....	39
3.8.1. 互換性サービス表.....	45
3.9. VGA/LCD コントローラ.....	46
3.9.2. Geode LX800/ LX900 の VGA/LCD コントローラ.....	46
3.9.2. グラフィック・モード.....	46
3.9.3. フラット・パネルの機能説明.....	47
4. ジャンパーの説明.....	48
4.1. SM800PC/X / SM900PC/X 上のジャンパー.....	48
5. LED 表示.....	48
5.1. 電源 / SM800PC/X / SM900PC/X 上のコントロール LED.....	48
6. SM800PC/X/ SM900PX/X の大きさ.....	49
6.1.1. PCB から SM800PC/X、SM900PC/X の高さ.....	50
6.2. スマート 480 バス.....	51
7. スマート・モジュールのデザイン・イン.....	57

## 1. 序文

このマニュアルに含まれている情報は綿密に検査され正確であるものとしませんが、予告なく変更されま  
す。製品が進歩するということはいくつかの仕様もまた変わるということです。デジタル・ロジック社はこ  
このマニュアルの中にあるいかなる間違い、それによって生ずる結果に関してもその責任を負いません。  
さらにデジタル・ロジック社はいかなる回路での使用やアプリケーションや記載されている製品から生  
ずる責任を負わないものとしします。

### 1.1. トレードマーク

DIGITAL-LOGIC, DIGITAL-LOGIC-Logo, MICROSPACE, smartModule はデジタル・ロジック・AG・  
Luterbach(スイス)によって世界的に所有する登録商標です。加えて、この文書は名前や会社ロゴ、登  
録商標が含まれているため所有権は個々のオーナーになります。

### 1.2. 免責事項

デジタル・ロジック社はこのマニュアルの内容に関して建議または保証はしませんし、特別な目的のた  
めの市場性や適性の保証もはっきりと拒否します。デジタル・ロジック社はいかなる事情があっても、こ  
この製品の使用したことによる偶発的損害や間接的損害、関連する費用に対して、たとえそれがそのよ  
うな損害の可能性の通知を受けていたとしてもその責任を負わないものとしします。

### 1.3. 環境保護声明

この製品は可能な限り環境保護必要条件を満たすよう製造されました。使用されるコンポーネント(構  
造の部分、プリント回路板、コネクタ、バッテリーなど)の多くがリサイクルすることができます。耐用年数後  
のこの製品の最終処分は、その国、州あるいは地域法や規則に従って処理して下さい。

### 1.4. この製品を使うべき人

- PC テクノロジーのノウハウを有する電気技師
- PC 技術の複雑さや変わりやすさのために、私たちはこの製品がどんな特別の状況でも動作・  
セット・アップするという保証をすることはできません。私たちの技術サポートは、あなたが解  
決方法を探すのを助ける努力はします。
- 静電気放電に注意して下さい。CMOS に保護された作業場を使用して下さい。
- ボード上で作業する時やケーブルやデバイスを接続する時は電源を切って下さい。

## 1.5. リサイクル情報

この製品内のコンポーネントはすべて RoHS(危険物指令の制限)の必要条件を満たしています。製品は無鉛処理されたものではんだ付けされています。

## 1.6. テクニカル・サポート

1.あなたの国のデジタル・ロジック・テクニカル・サポートに連絡して下さい。

日本:株式会社シーピーアイテクノロジーズ 045(331)9201

[sales@cpi-tec.com](mailto:sales@cpi-tec.com)

2.次の URL からインターネット・サポートを使用して下さい。

[http://support.digitallogic.ch/ embedded products](http://support.digitallogic.ch/embedded-products) New Support Request

サポート・リクエストは製品に関する詳細情報(例:BIOS- Board- version)を受け付けるのみです。

## 1.7. 2年の限定保証

DIGITAL-LOGIC AG は、製造・生産されたハードウェアおよびソフト・ウェア製品の材料と仕上がりについて欠陥がないことを、スイスの DIGITALLOGIC AG からの出荷の日付から2年間保証します。この保証は製品の当初購入者に限られますので譲渡はできません。2年の保証期間に、製品が元払いでデジタル・ロジック社に返品された場合は、自由裁量でどんな欠陥品でも追加料金なしで修理・交換します。交換された全ての部品と製品はデジタル・ロジック社の所有となります。

修理で返品する前に、スイスのデジタル・ロジック社の直接のお客様は以下のサポートセンターで RMA ナンバーを登録していただく必要があります。

<http://wupport.digitallogic.ch/>

その他のお客様は欠陥製品の返品に関しては地域の代理店にお尋ね下さい。

この限定保証は、事故によるものや誤用、乱用(正しくない入力電圧、不適切なケーブル配線、間違った極性、不適當か不十分な換気、DIGITAL-LOGIC AG によって提供される操作命令に従わなかったことによる失敗あるいは DIGITAL-LOGICAG のコントロールを越えた他の偶発事故に起因するもの)によってダメージを受けた製品、間違った接続、間違った情報、DIGITAL-LOGIC AG 以外の何者かによるサービスや改造によって起きたものには適用されません。またユーザがこれらの技術についての十分な知識を持っていなかったり、製品マニュアルや DIGITAL-LOGIC AG の技術サポートをよく調べずに製品が破損された場合も保証は適用されません。

空のバッテリー(外付け及びボード上)も他のすべてのバッテリー故障と同様にこのメーカーの限定保証は適用されません。

ただし上記の場合を除いて、保証は特別の目的のための市場性および商品性の保証を含む(ただし必ずしもこれらに限定されない)黙示保証や明示保証でも全ての保証適用外であると明確に拒否します。いかなる場合においてもデジタル・ロジック社は偶発的または間接的に起こるもの、費用、利益損失、貯蓄損失、本製品の使用、または使用できないことから生じるいかなる損害に対しても購入者やユーザーに責任を負わないものとします。

## 1.8. マークの説明



### < CE 適合性 >

このマークは、このマニュアルに記載された製品がすべての適合された CE 基準に従っていることを示します。



### < 注意、電気ショック >

このマークとタイトルはそれら製品やパーツに触れると電気ショック (60V 以上) が起こるとい危険警告です。この表示や法によって 規定された注意事項を見落とすと、あなたの生活や/健康を危険にさらし、かつ、またはあなたの設備への損害を起こしかねません。



### < 注意、電気ショック >

このマークとタイトルはそれらの製品やパーツに触れると電気ショック (32V 以上) が起こるとい危険警告です。この表示や法によって規定された注意事項を見落とすと、あなたの生活や/健康を危険にさらし、かつ、またはあなたの設備への損害を起こしかねません。



### < 警告、静電気放電に敏感なデバイス！ >

このマークとタイトルは、エレクトリック・ボードとそのコンポーネントが静電放電 (ESD) に敏感であることを示しています。常に製品のインテグリティを守るために、この製品を運んだり検査するときは最新の注意を払う必要があります。



### < 注意 >

このマークとタイトルは、読者が十分に理解せず、考慮されていない場合にあなたの健康被害を引き起こしたり装置にダメージを与える結果になるかもしれないことを強調するものです。



<メモ>

このマークとタイトルはユーザーの利益のために注意深く一読しておくべき箇所を強調するものです。



<警告、熱に弱いデバイス>

このマークとタイトルは熱に弱いコンポーネントであることを示しています。



<安全のしおり>

このマークはオペレーターがのための安全のしおりを表しています。



<危険>

このマークは物理的、電氣的、化学的障害による一般的な危険に対する警告です。これはあなたの生活や健康を危険にさらし、結果として装置にダメージを与える可能性があります。

## 1.9. 適用文書と標準規格

次の印刷物はこのマニュアルと共に使用されます。参照が付けられた仕様書は全て承認された改訂版に代替された場合、その改訂版が適用されます。全ての文書は各機関から入手して下さい。

- Advanced Configuration and Power Interface Specification Revision 2.0c, August 25, 2003 Copyright © 1996-2003 Compaq Computer Corporation, Intel Corporation, Microsoft Corporation, Phoenix Technologies Ltd., Toshiba Corporation. All rights reserved. <http://www.acpi.info/>
- ANSI/TIA/EIA-644-A-2001: Electrical Characteristics of Low Voltage Differential Signaling (LVDS) Interface Circuits, January 1, 2001. <http://www.ansi.org/>
- ANSI INCITS 361-2002: AT Attachment with Packet Interface - 6 (ATA/ATAPI-6), November 1, 2002. <http://www.ansi.org/>
- ANSI INCITS 376-2003: American National Standard for Information Technology – Serial Attached SCSI (SAS), October 30, 2003. <http://www.ansi.org/>
- Audio Codec '97 Revision 2.3 Revision 1.0, April 2002 Copyright © 2002 Intel Corporation. All rights reserved. <http://www.intel.com/labs/media/audio/>
- Display Data Channel Command Interface (DDC/CI) Standard (formerly DDC2Bi) Version 1, August 14, 1998 Copyright © 1998 Video Electronics Standards Association. All rights reserved. <http://www.vesa.org/summary/sumddcci.htm>
- ExpressCard Standard Release 1.0, December 2003 Copyright © 2003 PCMCIA. All rights reserved. <http://www.expresscard.org/>
- IEEE 802.3-2002, IEEE Standard for Information technology, Telecommunications and information exchange between systems–Local and metropolitan area networks–Specific requirements – Part 3: Carrier Sense Multiple Access with Collision Detection (CSMA/CD) Access Method and Physical Layer Specifications. <http://www.ieee.org>
- IEEE 802.3ae (Amendment to IEEE 802.3-2002), Part 3: Carrier Sense Multiple Access with Collision Detection (CSMA/CD) Access Method and Physical Layer Specifications, Amendment: Media Access Control (MAC) Parameters, Physical Layers, and Management Parameters for 10 GB/s Operation. <http://www.ieee.org>
- Intel Low Pin Count (LPC) Interface Specification Revision 1.1, August 2002 Copyright © 2002 Intel Corporation. All rights reserved. <http://developer.intel.com/design/chipsets/industry/lpc.htm>
- PCI Express Base Specification Revision 1.1, March 28, 2005, Copyright © 2002-2005 PCI Special Interest Group. All rights reserved. <http://www.pcisig.com/>
- PCI Express Card Electromechanical Specification Revision 1.1, March 28, 2005, Copyright © 2002-2005 PCI Special Interest Group. All rights reserved. <http://www.pcisig.com/>
- PCI Local Bus Specification Revision 2.3, March 29, 2002 Copyright © 1992, 1993, 1995, 1998, 2002 PCI Special Interest Group. All rights reserved. <http://www.pcisig.com/>
- PCI-104 Specification, Version V1.0, November 2003. All rights reserved. <http://www.pc104.org>
- PICMG® Policies and Procedures for Specification Development, Revision 2.0, September 14, 2004, PCI Industrial Computer Manufacturers Group (PICMG®), 401 Edgewater Place, Suite 500, Wakefield, MA 01880, USA, Tel: 781.224.1100, Fax: 781.224.1239. <http://www.picmg.org/>
- Serial ATA: High Speed Serialized AT Attachment Revision 1.0a January 7, 2003 Copyright © 2000-2003, APT Technologies, Inc, Dell Computer Corporation, Intel Corporation, Maxtor Corporation, Seagate Technology LLC. All rights reserved. <http://www.sata-io.org/>

- Smart Battery Data Specification Revision 1.1, December 11, 1998. [www.sbs-forum.org](http://www.sbs-forum.org)
- System Management Bus (SMBus) Specification Version 2.0, August 3, 2000 Copyright © 1994, 1995, 1998, 2000 Duracell, Inc., Energizer Power Systems, Inc., Fujitsu, Ltd., Intel Corporation, Linear Technology Inc., Maxim Integrated Products, Mitsubishi Electric Semiconductor Company, PowerSmart, Inc., Toshiba Battery Co. Ltd., Unitrode Corporation, USAR Systems, Inc. All rights reserved. <http://www.smbus.org/>
- Universal Serial Bus Specification Revision 2.0, April 27, 2000 Copyright © 2000 Compaq Computer Corporation, Hewlett-Packard Company, Intel Corporation, Lucent Technologies Inc., Microsoft Corporation, NEC Corporation, Koninklijke Philips Electronics N.V. All rights reserved. <http://www.usb.org/>

## 1.10. 安全のために

あなたの新しい DIGITAL-LOGIC 製品は電気的な安全要求事項のその遵守を保証するのに必要な特徴をすべて提供するために注意深く開発・テストされました。また長い製品寿命を保つようにも設計されました。しかしながら、この予測製品寿命は圧縮ファイルの解凍やインストール中の不適切な取り扱いによって著しく減少してしまいます。したがって自分の安全と新しいデジタル・ロジック社製品の正常動作のためにどうぞ次のガイドラインに従って下さい。

注意！

この装置に関わる作業は全て熟練者の手によって行って下さい。



注意！電気ショック！

新しいデジタル・ロジック社製品をインストールする前に、メインパワーになっていることを常に確認して下さい。これはピギーバックまたは周辺装置のインストールにも当てはまります。深刻な電気ショックの危険は全てこの製品を使ったインストールや修理・メンテナンス作業中に起きます。したがって、常に仕事を行なう前に電源ケーブルと外部電圧を提供する他のケーブルのプラグを抜くようにして下さい。



警告、静電気放電に敏感な装置！

電子ボードとそれらのコンポーネントは静電気に敏感です。いつでも製品保全を保証するためには、この製品のすべての取り扱いおよび検査の間に注意深くしてください。



### 1.11. RoHS(有害物質の使用制限)義務

DIGITAL-LOGIC AG は欧州連合によって確立された有害物質の使用制限(RoHS)指令(2002/95/EC)と廃電気電子機器(WEEE)指令(2002/96/EC)に従って環境にやさしい製品を開発し生産することに尽力しています。RoHS 指令は 2003 年 2 月に欧州連合によって採用され 2006 年 7 月 1 日に施行されました。これは法令ではなく、様々なタイプの電子・電気機器の生産で 6 つの危険性物質の使用を制限する命令です。それは電気製品のリサイクルや資源回収の回収目標を設定した廃電気電子機器(WEEE)指令(2002/96/EC)と密接に関連しており膨大な量の有毒なゴミと化したコンピュータ機器類の問題を解決するための法的戦略の一部です。

欧州連合の各加盟国はガイドとして指令を使用し、独自の政策の実施や施行を導入しています。したがって、EU にいろいろな国があるように様々なバージョンの法律もありえます。さらに、EU 加盟国でない中国や日本、米国などはカリフォルニアのように、エコ商品(環境にやさしい商品)のために独自の制限をもうけています。それらは似てはいますが、RoHS 指令に対して全く同じではありません。

RoHS はしばしば「無鉛の」指令として引用されますが、次の物質の使用を制限するものです。

- 鉛
- 水銀
- カドミウム
- クロミウム
- 多臭素化ビフェニルとポリ臭素化ジフェニルエーテル

上記の言及された物質のどれでも最大許容濃度は、同質の物質の重量の 0.1%(カドミウムは例外で 0.01%の上限)です。

これは完成品の重量でもコンポーネントの重量でもなく、(理論上)物理的に分離できる各々単一の物質での重さでの上限です。

#### 1.11.1. ROHS に準拠した製品のデザイン

全てのデジタル・ロジック社製品は ROHS 法に準拠しています。

2006 年 7 月 1 日から全てのデジタル・ロジック社標準製品のデザイン・イン段階での ROHS に準拠した電気的および物理的コンポーネントを使用することは厳守されています。

#### 1.11.2. ROHS に準拠した製品の製造過程

デジタル・ロジック社は ROHS に準拠した装置を生産できる外部の仕入先を選んでいきます。この能力は次の事柄で確認します。

1. 仕入先が彼らの製造過程と結果としてできた装置が ROHS に準拠していることを示した確認書。

2. もし ROHS 準拠に疑わしい点があれば、製造された装置の中の前述の物質の濃度が測定されること。この計測は適格審査に合格した研究所で行っていること。

### 1.11.3. WEEE アプリケーション

WEEE 指導は ROHS 指導に密接に関連づけられ、次の装置に適用されています

- 大小の家庭用電化製品
- IT 機器
- 通信機器(いくつかの国ではインフラ機器は免除されていますが)
- 消費者用機器
- 照明器具-電球を含む
- 電子および電動工具
- おもちゃ、レジャーやスポーツ用品
- 自動販売機

固定産業施設や工具には適用されません。この指導を遵守することは法に定義されているように製品を市場に届ける企業の義務です。部品や組立品に関しては製品コンプライアンスに制約されていません。言い換えれば、デジタル・ロジック社はエンドユーザーに既製品を届けているのではないので、WEEE の指導はデジタル・ロジック社には適用されません。とは言ってもユーザーの皆様には寿命に達した全ての電化製品を適切にリサイクルすることをお勧め致します。

### 1.12. スイス・クオリティ(スイス品質)

- 100%スイス製です。
- デジタル・ロジック社は“Swiss-Label”(スイス・ブランド)の一員です。
- この製品は出来高制給与で働いている従業員によって作成されたものではありません。
- この製品は人道的な労働条件で製作されました。
- この製品に従事している従業員は全てスイス市場賃金で支払われている被保険者です。
- ISO9000:2001(品質管理システム)



### 1.13. 品質管理システムのためのスイス協会

品質管理システムのためのスイス協会(SQS)はあらゆるタイプの工業とサービスに保証と評価を提供しています。SQS の保証はスイス保証サービス(SAS)の認定のおかげで世界中に認められています。SASは国際的な保証ネットワーク、IQ ネット、の現会員で、信頼できるパートナーと契約・協定を結んでいます。

## 2. 概説

### 2.1. 標準装備

スマートモジュール800PCXはPC/AT互換コンピュータの主要要素をオンチップ・ユニットに取り入れた小型PCです。こちらには次のような標準のPC/ATコンパチブル・エレメントが含まれます。

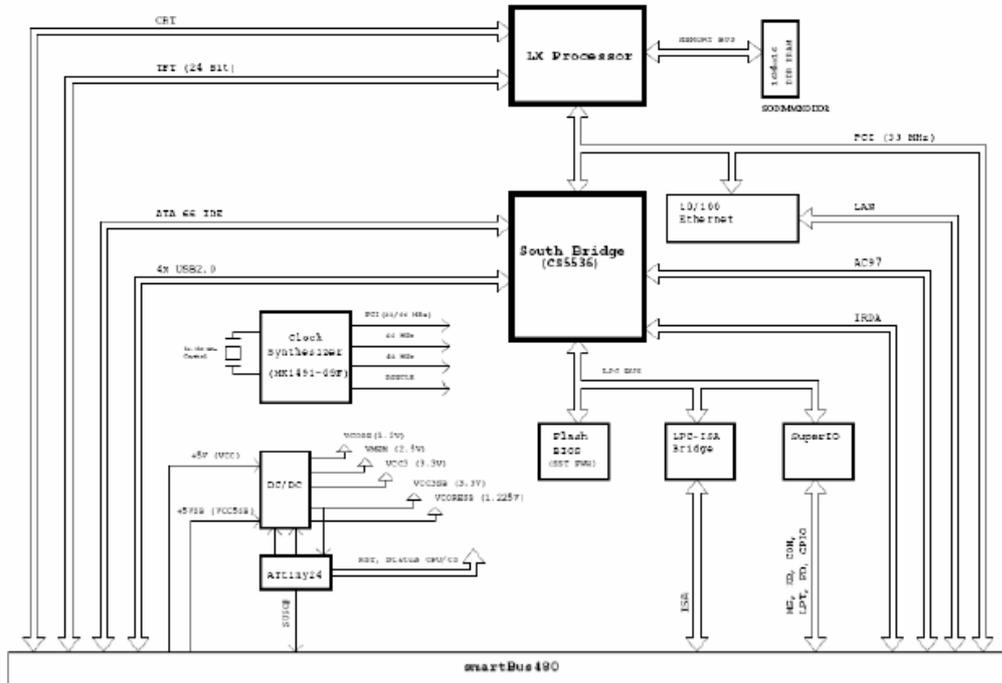
- パワフル AMD Geode LX800 コアもしくは AMD Geode LX900 コア
- BIOS フラッシュ
- 256-1024MB 用 SODIMM ソケット
- タイマ
- DMA
- リアルタイム・クロック
- 2k EEPROM
- LPT1
- COM1(TTL)、COM2(TTL)
- スピーカー・インターフェース
- AT-キーボード・インターフェース
- PS/2 マウス・インターフェース
- フロッピー・ディスク・インターフェース
- 1xATA-IDE ハード・ディスク・インターフェース
- VGA/LCD ビデオ・コントローラ
- エンベデッド・スマート・バス 480
- 3.3V 電源供給(スイッチ・モード)

### 2.2. 独自の特徴

- セット・アップとコンフィギュレーションの EEPROM
- UL 認可されたパーツ
- AC97 オーディオ・バス
- 2X 増設 USB2.0 ポート

## 2.3. SM800PC/X SM900PC/X ブロック図

### 2.3. SM800PC/X SM900PC/X Block Diagram



## 2.4 仕様書

CPU	Specification
CPU	AMD GEODE LX800 / LX900
Mode	Real / Protected
Compatibility	8086 - 80586
First Level Cache	128kB write-back
Word Size	32bits
Physical Addressing	32 lines
Clock Rates	500MHz / 600MHz

Math Coprocessor	Specification
	Available on the CPU

Power Management	Specification
	The LX800/LX900 supports ACPI and APM Version 1.2 The following ACPI Sleep States are supported:
	➤ S1 (Standby)
	➤ S3 (Suspend to RAM) not available
	➤ S4 (Hibernation)

DMA	Specification
8237A comp.	4 channel 8bit

Interrupts	Specification
8259 comp.	8 + 7 levels
	PC compatible

Timers	Specification
8254 comp.	3 programmable counters/timers

Memory	Specification
DRAM	SODIMM200pin holder for: DDR PC2700 333MHz (256-1024MByte)

Video	Specification
Controller	GEODE LX800 / LX900 graphics
CRT	2-254MByte up to 1920x1440
LCD	Up to 1600x1200
Panel	18/24bit
Drivers	For CRT only, Panel only or simultaneous CRT and Panel: WIN2000, XP

Mass Storage	Specification
FD	Floppy disk interface, for max. 1 floppy
HD	1-IDE interface, AT-type, for max. 2 hard disks

Standard AT Interfaces	Specification					
Serial	Name	FIFO	IRQs	Addr.	Signals	Remarks
	COM1	yes	IRQ4	3F8		
	COM2	yes	IRQ3	2F8		
(Baud rates: 50-115KBaud programmable)						
Parallel	LPT1 printer interface, Modes: SPP (output), EPP (bidir.), ECP (Centronics)					
Keyboard	AT or PS/2 keyboard					
Mouse	PS/2					
Speaker	External 0.1W output drive					
RTC	Integrated into the CS5536 with CMOS-RAM 256Byte					
Backup current	<5 $\mu$ A at 3V					
Battery	External 3Volt Lithium					

Supervisory	Specification
Watchdog	Integrated in W83627 Super-IO, strobe time max. 1 sec.

BUS	Specification
ISA	Compatible with restrictions
ISA-Clock	14.318MHz
PCI/104plus	IEEE-996 standard bus, buffered
PCI-Clock	33MHz
USB V2.0	4x
Ext. DDR-DRAM-Bus	Not available

Power Supply	Specification
Working	5Volt $\pm$ 5%, 3.3V onboard switch mode regulator
Power Rise Time	> 100 $\mu$ s (0V $\rightarrow$ 4.75V)

Physical Characteristics	Specification
Dimensions	Length: 85 mm $\pm$ 0.1mm Depth: 66 mm $\pm$ 0.1mm Height: 16 mm $\pm$ 0.2mm (with 5mm bus connectors)
Weight	90g (9 oz)
PCB Thickness	1.6mm (0.0625 inches nominal)
PCB Layer	Multilayer

Operating Environment	Specification
Relative humidity	5-90%, non-condensing
Vibration	To be tested
Shock	To be tested
Temperature	Operating: Standard version: -25 $^{\circ}$ C to +70 $^{\circ}$ C Extended version: -40 $^{\circ}$ C to +85 $^{\circ}$ C Storage: -55 $^{\circ}$ C to +85 $^{\circ}$ C

EMI/EMC (IEC1131-2 refer MIL 461/462)	Specification
 ESD Electro Static Discharge:	IEC 801-2, EN55101-2, VDE 0843/0847 Part 2 Metallic protection needed Separate ground layer included 15kV single peak
REF Radiated Electromagnetic Field:	IEC 801-3, VDE 0843 Part 3, IEC770 6.2.9. Not tested
EFT Electric Fast Transient (Burst):	IEC 801-4, EN50082-1, VDE 0843 Part 4 250V - 4kV, 50 ohms, Ts=5ns Grade 2: 1kV Supply, 500 I/O, 5kHz
SIR Surge Immunity Requirements:	IEC 801-5, IEEE587, VDE 0843 Part 5 Supply: 2kV, 6 pulse/minute I/O: 500V, 2 pulse/minute FD, CRT: none
High-frequency Radiation:	EN55022

*All information is subject to change without notice.*

## 2.5. SMP5PC と SMP3PC の違い

CPU	SM800PC/X SM900PC/X	SM520PC	Pentium I	Pentium III
CPU-Clock	500MHz / 600MHz	133Mhz	166-266Mhz	300-500Mhz
Power consumption	6Watt	3-5Watt	5-7Watt	7-9Watt
<b>Standard functions</b>				
Ext. DRAM Expansion	None	32bit	64bit	64bit
Keyboard & Mouse	Yes	Yes	Yes	Yes
COM1	Yes	Yes	Yes	Yes
COM2	Yes	Yes	Yes	Yes
Floppy disk	Yes	Yes	Yes	Yes
LPT1	Yes	Yes	Yes	Yes
Primary-IDE	Yes	Yes	Yes	Yes
Secondary-IDE	No	Yes	Yes	Yes
ISA-Bus	Yes *	Yes	Yes	Yes
CRT-VGA Signals	Yes	Yes	Yes	Yes
LCD 24bit	Yes	Yes	Yes	Yes
<b>Unique functions:</b>				
LAN	Yes (SM800PCX or SM900PCX)	No	No	No
PCI-Bus	Yes	Yes	Yes	Yes
36bit LCD Extension	No	Yes	Yes	Yes
USB Interface	Yes, 4ch, V2.0	No	Yes, 2ch, V1.1	Yes, 2ch, V1.1
AC97 Sound	Yes	No	No	No
Video Input Port	Yes 16bit	No	No	No
LPC-Bus	Yes	No	No	No
Serial Bus	Yes	No	No	No

\* please refer to section 2.6.1.

### Sm480 バス上の新しい機能/信号:

次の追加機能/信号は、sm480 バス上の DRAM - シグナルに接続されており、SM800PCX 製品上では使用できません。

- 5.1 サウンド用 CODEC に接続する AC97 - バス
- 増設(USB V2.0)USB3及びUSB4
- ビデオ・インプット・ポート
- LAN-LED s
- LPC-バス
- シリアル・バス

## 2.6. SM800PC/X と SM900PC/X の標準 PC/AT との非互換性

### 2.6.1. SM800PC/X バージョン 1.x 上の PC104 バス・ISA バス

オンボード LPC から ISA-ブリッジは増設 PC/104 カードを使用したボードの機能性の拡大を可能にします。

残念なことに、LPC から ISA への変換のために、16 ビットアクセスを行なうことができません。これはこれらのカードが使用できないということではなく、16 ビットアクセスが2つに分配されてしまうからです。したがって、このカードへのアクセスは少し遅くなります。

The LPC support the following bus cycles:

Cycle Type	Sizes Supported	Comments
Memory Read	1Byte	Optional for both LPC hosts and peripherals
Memory Write	1Byte	Optional for both LPC hosts and peripherals.
I/O Read	1Byte	Optional for peripherals.
I/O Write	1Byte	Optional for peripherals.
DMA Read	1, 2, 4Byte	Optional for peripherals.
DMA Write	1, 2, 4Byte	Optional for peripherals.
Bus Master Memory Read	1, 2, 4Byte	Optional for both LPC hosts and peripherals, but strongly recommended for hosts.
Bus Master Memory Write	1, 2, 4Byte	Optional for both LPC hosts and peripherals, but strongly recommended for hosts.
Bus Master I/O Read	1, 2, 4Byte	Optional for both LPC hosts and peripherals.
Bus Master I/O Write	1, 2, 4Byte	Optional for both LPC hosts and peripherals.
Firmware Memory Read	1, 2, 4, 128Byte	Optional for both LPC hosts and peripherals.
Firmware Memory Write	1, 2, 4Byte	Optional for both LPC hosts and peripherals.

これは全てのノン・バス・マスターI/OとMEMサイクルが16ビットワイドではなく、たったの8ビットワイドだということです。16ビットデータの転送はバス・マスター様式でのみ使用可能です。

### 2.6.2. SM800PC/X バージョン 2.x

不適合がないことは周知のことです。この ISA-バスは PCI-ブリッジから発生しています。

### 2.6.3. SM900PC/X

不適合がないことは周知のことです。この ISA-バスは PCI-ブリッジから発生しています。

## 2.7. 注文コード

805212 SM800PCX	smartModule-800PCX, 500MHz, 0MB, LAN
805210 SM800PC	smartModule-800PC, 500MHz, 0MB
805220 SM800DK	smartDevelopment-Kit
805242 SM900PCX	smartModule-900PCX, 600MHz, 0MB, LAN
805244 SM900pc	smartModule-900PC, 600MHz, 0MB
805250 sm900dk	smartDevelopment-Kit

これらは例です。現在の注文コードは販売代理店にお問い合わせ下さい。

## **2.8. 関連するアプリケーション・ノート**

関連するアプリケーション・ノートは<http://www.digitallogic.com> support で利用できます。  
もしくはデジタル・ロジック社アプリケーション CD をご参照下さい。

## 3. PC 機能詳細

### 3.1. インターラプト・コントローラ

Geode チップセット内の 8259A に互換性のあるインターラプト・コントローラは7つの優先的インターラプト・レベルを提供します。

このため、いくつかは普通にボードのオンボード・デバイス・インターフェースとコントローラに関連づけられ、いくつかは AT 拡張バス上で使用可能になります。

Interrupt:	Sources:	Onboard used:
IRQ0	ROM-BIOS clock tick function, from timer 0	yes
IRQ1	Keyboard controller output buffer full	yes
IRQ2	Used for cascade 2. 8259	yes
IRQ3	COM2 serial port	yes
IRQ4	COM1 serial port	yes
IRQ5	LPT2 parallel printer (if present)	no *
IRQ6	Floppy controller	yes
IRQ7	LPT1 parallel printer	yes
IRQ8	Battery backed clock	yes
IRQ9	Free for user	no *
IRQ10	Free for user	no *
IRQ11	Free for user	no *
IRQ12	PS/2 mouse	yes
IRQ13	Math. coprocessor	yes
IRQ14	Hard disk IDE / SCSI	yes
IRQ15	Free for user	no *

\* It may depend on the LAN configuration.

### 3.2. タイマとカウンタ

#### 3.2.1. プログラムできるタイマ

8253 に互換性のあるタイマ・カウンタ・デバイスはボードの CS5536 デバイスも含んでいます。このデバイスはまさに標準の AT と同じやり方で使用されます。8253 のそれぞれのチャンネルは 14.318MHz オシレータから来ている 1.190MHz クロックによって動いており、多様な周波数を供するために内部で分割することができます。

タイマ2はもしスピーカー機能が必要なければ一般的なタイマとしても使用できます。



#### 注記

バッテリーのないアプリケーションでは、システム・インテグレータが OS の実時間の機能と精度をチェックして下さい。

### Timer Assignment

Timer	Function
0	ROM-BIOS clock tick (18.2 Hz)
1	DRAM refresh request timing (15 $\mu$ s)
2	Speaker tone generation time base

### 3.2.2. バッテリ時計 - リアル・タイム・クロック (RTM)

AT 互換のある日付/時間時計はチップセットの中にあります。デバイスは CMOS スタティック RAM も含み標準の AT と互換性があります。システム・コンフィグレーション・データは通常クロック・チップの CMOS RAM に保管されており、ある意味では他の AT 互換コンピュータで使用するという協定に矛盾はありません。

外部電池は 3.6V のリチウム電池で RTC ピンに接続してください。

バッテリー支援の時計は boot-time に DIGITAL-LOGIC AG “SETUP” を使用してセットアップすることができます。

<b>Addresses:</b>	70h =	Index register
	71h =	Data transfer register
<b>RTC-Address MAP :</b>	00 - 0F	Real time clock
	10 - 3F	BIOS setup (Standard)
	40 - 7F	Extended BIOS

外部リチウム 3.6V 電池を使用すると、ボードは 10 年以上電池交換なしで動きます。チップセットは次のように電流を消耗します。

25	での代表的なバッテリー電流量	システム・オフ	< 5 $\mu$ A
		システム・オン	< 1 $\mu$ A

システム・インテグレータはシステム・オフとシステムオンの両方のケースのバッテリー電流量を測定して下さい。実際の測定値とバッテリーのキャパシティとでトータルの寿命が計算されます。

### 3.2.3. ウォッチドッグ(監視)

ウォッチドッグ(監視)タイマはシステム・クラッシュとハードウェア・リセット実行を検知します。電源を入れた後、ウォッチドッグは常に BIOS が監視にストロボを送らないことで無効にできます。

ユーザーがウォッチドッグを利用したい場合には、アプリケーションは少なくとも 800 ミリセカンドごとにストロボを発出しなければいけません。もし 800 ミリセカンド内にストロボが一回も発出しないとウォッチドッグはシステムをリセットします。

プロダクト CD 中にあるドライバ/ソフトウェア/BIOS マニュアル“GEODE\_LX800-LX900.pdf”の特別周辺機器の章のサブセクション“INT 15h SFR 機能”も合わせて参照して下さい。

### 3.3. ROM-BIOS / EEPROM(電氣的消去可能 ROM)メモリ

#### 3.3.1 ROM BIOS

8ビット・ワイド・データの EPROM は通常ボードの AT 互換 ROM-BIOS にアクセスします。BIOS は E82802A(もしくはこれと同等のもの)デバイスを取ります。ボードのウェイト状態制御論理は自動的に全ての CPU がこのソケットにアクセスする4つのメモリウェイト状態に挿入します。ROM-BIOS は C0000h から FFFFFh を通ってメモリ・エリアを占有しますが、ボードの ASIC(特定用途向け集積回路)論理はオンボード・デバイスの C0000h から FFFFFh の全域を留保します。つまりこのエリアはすでに ROM-DOS および BIOS 増設モジュールが使用できるということです。

マイクロスペース SM800PC/X、SM900PC/XROM-BIOS の適切な部署に相談してください。

##### 3.3.1.1. 標準 BIOS ROM

DEVICE: 82802AC-40 (SST49L008A-33-4C-EIE)

MAP: C0000h - FFFFFh Core and VGA BIOS, 1MB onboard soldered

#### 3.3.2. セットアップ用 EEPROM メモリ

EEPROM はセットアップとコンフィギュレーション・データに使用され、CMOS-RTC の代替として保存されます。オプションとしてEEPROM セットアップ・ドライバはCMOS RTCにアップデートされています。もしバッテリーが止まってチェックサム・エラーが現れたらシステムを停止して下さい。EEPROM の容量は2キロバイトです。

2084 バイト EEPROMs の構成

Address MAP:	Function:
0000h	CMOS-Setup valid (01=valid)
0001h	Keymatrix-Setup valid (01=valid)
0003h	Flag for DLAG-Message (FF=no message)
0010h-007Fh	Copy of CMOS-Setup data
0080h-00FFh	Reserved for AUX-CMOS-Setup
0100h-010Fh	Serial-Number
0110h-0113h	Production date (year/day/month)
0114h-0117h	1 <sup>st</sup> Service date (year/day/month)
0118h-011Bh	2 <sup>nd</sup> Service date (year/day/month)
011Ch-011Fh	3 <sup>rd</sup> Service date (year/day/month)
0120h-0122h	Boot errors (Autoincremented if any boot error occurs)
0123h-0125h	Setup Entries (Autoincremented on every setup entry)
0126h-0128h	Low Battery (Autoincremented every time the battery is low, EEPROM -> CMOS)
0129h-012Bh	Startup (Autoincremented on every power-on start)
0130h	Number of 512k SRAM
0131h	Number of 512k Flash
0132h/0133h	BIOS Version (V1.4 => [0132h]= 4, [0133h]=1)
0134h/0135h	BOARD Version (V1.5 => [0124h]=5, [0125h]=1)
0136h	BOARD TYPE ('M'=PC/104, 'E'=Euro, 'W'=MSWS, 'S'=Slot, 'C'=Custom)
0137h	CPU TYPE (01h=ELAN300/310, 02h=ELAN400, 03h=486SLC, 04h=486DX, 05h=P5).
0200h-03FFh	Keymatrix-Setup data
0200h-027Fh	Keymatrix Table
0400h-07FFh	Free for customer use

### 3.3.3 BIOS CMOS セットアップ

もし不適切なセットアップが CMOS-RAM に記憶されてしまったら、EEPROM から RTC/CMOS-RAM をリセットした後、カスタマー初期設定値を読み込んで下さい。もしバッテリー不足だったらいつでも EEPROM からカスタマー初期設定でシステムを起動させることができます。



注意！

次のセットアップ・ページ (TAB を使ったスイッチ) スペシャル・パラメータの値が修正可能です。通常、パラメータはデジタル・ロジック社によって

正確にセットされています。システムがクラッシュする可能性があるのでパラメータの修正は特に慎重に行ってください。いくつかのパラメータは CPU タイプによって決まります。例えばキャッシュ・パラメータはいつでも使用できます。従って、もしいくつかの“ウェイト”状態を選択するとシステムは RAM リセット・ジャンパーを使って CMOS-RAM をリセットするまでシステムは起動しません、が、初期設定値は再読み込みされます。もしこれらのパラメータに精通していないのなら、何も変えないで下さい！

### 3.4. CMOS RAM マップ

業界標準 (工業規格) 仕様を基にしたシステムにはバッテリー支援のリアル・タイム・クロック・チップが含まれています。このクロックは少なくとも揮発性でない 64 キロバイトの RAM を含んでいます。システム BIOS はシステム・コンフィギュレーション、初期設定パラメータ、システム診断、時間、日付を含む情報を格納 (保存・記憶) するためにこのエリアを使用します。この情報はシステムの電源が切れても損なわれることはありません。

この BIOS は 128 バイトの CMOS RAM をサポートします。この情報は I/O ポート 70h と 71h を通してアクセスできます。CMOS RAM はいくつかのセグメントに分けられます。

- ロケーション 00h    0Fh    リアル・タイム・クロック (RTC) とステータス情報を含む
- ロケーション 10h    2Fh    システム・コンフィギュレーション・データを含む
- ロケーション 30h    3Fh    システム BIOS 仕様コンフィギュレーション・データ、同様にチップセット仕様情報を含む
- ロケーション 40h    7Fh    チップセット仕様情報、同様にパワー・マネジメント・コンフィギュレーション・パラメータ

次の表はこれらのエリアがさらにどのように分かれているかを要約したものです。

Beginning	Ending	Checksum	Description
00h	0Fh	No	RTC and Checksum
10h	2Dh	Yes	System Configuration
2Eh	2Fh	No	Checksum Value of 10h - 2Dh
30h	33h	No	Standard CMOS
34h	3Fh	No	Standard CMOS - SystemSoft Reserved
40h	5Bh	Yes	Extended CMOS - Chipset Specific
5Ch	5Dh	No	Checksum Value of 40h - 5Bh
5Eh	6Eh	No	Extended CMOS - Chipset Specific
6Fh	7Dh	Yes	Extended CMOS - Power Management
7Eh	7Fh	No	Checksum Value of 6Fh - 7Dh

CMOS マップ

Location	Description
00h	Time of day (seconds) specified in BCD
01h	Alarm (seconds) specified in BCD
02h	Time of day (minutes) specified in BCD
03h	Alarm (minutes) specified in BCD
04h	Time of day (hours) specified in BCD
05h	Alarm (hours) specified in BCD
06h	Day of week specified in BCD
07h	Day of month specified in BCD
08h	Month specified in BCD
09h	Year specified in BCD
0Ah	Status Register A Bit 7 = Update in progress Bits 6-4 = Time based frequency divider Bits 3-0 = Rate selection bits that define the periodic interrupt rate and output frequency.
0Bh	Status Register B Bit 7 = Run/Halt 0 Run 1 Halt Bit 6 = Periodic Timer 0 Disable 1 Enable Bit 5 = Alarm Interrupt 0 Disable 1 Enable Bit 4 = Update Ended Interrupt 0 Disable 1 Enable Bit 3 = Square Wave Interrupt 0 Disable 1 Enable Bit 2 = Calendar Format 0 BCD 1 Binary Bit 1 = Time Format 0 12-Hour 1 24-Hour Bit 0 = Daylight Savings Time 0 Disable 1 Enable
0Ch	Status Register C Bit 7 = Interrupt Flag Bit 6 = Periodic Interrupt Flag Bit 5 = Alarm Interrupt Flag Bit 4 = Update Interrupt Flag Bits 3-0 = Reserved
0Dh	Status Register D Bit 7 = Real Time Clock 0 Lost Power 1 Power
0Eh	CMOS Location for Bad CMOS and Checksum Flags Bit 7 = Flag for CMOS Lost Power 0 = Power OK 1 = Lost Power Bit 6 = Flag for CMOS checksum bad 0 = Checksum is valid 1 = Checksum is bad

*Continued...*

CMOS Map *continued...*

Location	Description
0Fh	Shutdown Code
10h	Diskette Drives Bits 7-4 = Diskette Drive A 0000 = Not installed 0001 = Drive A = 360 kB 0010 = Drive A = 1.2MB 0011 = Drive A = 720 kB 0100 = Drive A = 1.44MB 0101 = Drive A = 2.88MB Bits 3-0 = Diskette Drive B 0000 = Not installed 0001 = Drive B = 360 kB 0010 = Drive B = 1.2MB 0011 = Drive B = 720 kB 0100 = Drive B = 1.44MB 0101 = Drive B = 2.88MB
11h	Reserved
12h	Fixed (Hard) Drives Bits 7-4 = Hard Drive 0, AT Type 0000 = Not installed 0001-1110 = Types 1-14 1111 = Extended drive types 16-44. See location 19h. Bits 3-0 = Hard Drive 1, AT Type 0000 = Not installed 0001-1110 = Types 1-14 1111 = Extended drive types 16-44. See location 2Ah.
13h	Reserved
14h	Equipment Bits 7-6 = Number of Diskette Drives 00 = One diskette drive 01 = Two diskette drives 10, 11 = Reserved Bits 5-4 = Primary Display Type 00 = Adapter with option ROM 01 = CGA in 40 column mode 10 = CGA in 80 column mode 11 = Monochrome Bits 3-2 = Reserved Bit 1 = Math Coprocessor Presence 0 = Not installed 1 = Installed Bit 0 = Bootable Diskette Drive 0 = Not installed 1 = Installed
15h	Base Memory Size (in kB) - Low Byte
16h	Base Memory Size (in kB) - High Byte
17h	Extended Memory Size (in kB) - Low Byte
18h	Extended Memory Size (in kB) - High Byte
19h	Extended Drive Type - Hard Drive 0
1Ah	Extended Drive Type - Hard Drive 1

*Continued...*

CMOS Map *continued...*

Location	Description
1Bh	Custom and Fixed (Hard) Drive Flags Bits 7-6 = Reserved Bit 5 = Internal Floppy Disk Controller 0 = Disabled 1 = Enabled Bit 4 = Internal IDE Controller 0 = Disabled 1 = Enabled Bit 3 = Hard Drive 0 Custom Flag 0 = Disabled 1 = Enabled Bit 2 = Hard Drive 0 IDE Flag 0 = Disabled 1 = Enabled Bit 1 = Hard Drive 1 Custom Flag 0 = Disabled 1 = Enabled Bit 0 = Hard Drive 1 IDE Flag 0 = Disabled 1 = Enabled
1Ch	Reserved
1Dh	EMS Memory Size Low Byte
1Eh	EMS Memory Size High Byte
1Fh - 24h	Custom Drive Table 0 These 6 Bytes (48 bits) contain the following data: Cylinders           10bits   range 0-1023 Landing Zone       10bits   range 0-1023 Write Precompensation 10bits   range 0-1023 Heads               8bits     range 0-15 Sectors/Track       8bits     range 0-254
1Fh	Byte 0 Bits 7-0 = Lower 8 bits of Cylinders
20h	Byte 1 Bits 7-2 = Lower 6 bits of Landing Zone Bits 1-0 = Upper 2 bits of Cylinders
21h	Byte 2 Bits 7-4 = Lower 4 bits of Write Precompensation Bits 3-0 = Upper 4 bits of Landing Zone
22h	Byte 3 Bits 7-6 = Reserved Bits 5-0 = Upper 6 bits of Write Precompensation
23h	Byte 4 Bits 7-0 = Number of Heads
24h	Byte 5 Bits 7-0 = Sectors Per Track
25h - 2Ah	Custom Drive Table 1 These 6 Bytes (48 bits) contain the following data: Cylinders           10bits   range 0-1023 Landing Zone       10bits   range 0-1023 Write Precompensation 10bits   range 0-1023 Heads               8bits     range 0-15 Sectors/Track       8bits     range 0-254
25h	Byte 0 Bits 7-0 = Lower 8 bits of Cylinders
26h	Byte 1 Bits 7-2 = Lower 6 bits of Landing Zone Bits 1-0 = Upper 2 bits of Cylinders

*Continued...*

Location	Description
27h	Byte 2 Bits 7-4 = Lower 4 bits of Write Precompensation Bits 3-0 = Upper 4 bits of Landing Zone
28h	Byte 3 Bits 7-6 = Reserved Bits 5-0 = Upper 6 bits of Write Precompensation
29h	Byte 4 Bits 7-0 = Number of Heads
2Ah	Byte 5 Bits 7-0 = Sectors Per Track
2Bh	Boot Password Bit 7 = Enable/Disable Password 0 = Disable Password 1 = Enable Password Bits 6-0 = Calculated Password
2Ch	SCU Password Bit 7 = Enable/Disable Password 0 = Disable Password 1 = Enable Password Bits 6-0 = Calculated Password
2Dh	Reserved
2Eh	High Byte of Checksum - Locations 10h to 2Dh
2Fh	Low Byte of Checksum - Locations 10h to 2Dh
30h	Extended RAM (kB) detected by POST - Low Byte
31h	Extended RAM (kB) detected by POST - High Byte
32h	BCD Value for Century
33h	Base Memory Installed Bit 7 = Flag for Memory Size 0 = 640kB 1 = 512kB Bits 6-0 = Reserved
34h	Minor CPU Revision Differentiates CPUs within a CPU type (i.e., 486SX vs 486 DX, vs 486 DX/2). This is crucial for correctly determining CPU input clock frequency. During a power-on reset, Reg DL holds minor CPU revision.
35h	Major CPU Revision Differentiates between different CPUs (i.e., 386, 486, Pentium). This is crucial for correctly determining CPU input clock frequency. During a power-on reset, Reg DH holds major CPU revision.
36h	Hotkey Usage Bits 7-6 = Reserved Bit 5 = Semaphore for Completed POST Bit 4 = Semaphore for 0 Volt POST (not currently used) Bit 3 = Semaphore for already in SCU menu Bit 2 = Semaphore for already in PM menu Bit 1 = Semaphore for SCU menu call pending Bit 0 = Semaphore for PM menu call pending
40h-7Fh	Definitions for these locations vary depending on the chipset.

### 3.5. EEPROM 保存 CMOS セットアップ

EEPROM は次のリストにあるように異なった機能を持っています。

- CMOS セットアップ値のバックアップ
- バージョン、製造日、ボードのカスタマイズ、CPU タイプ等のシステム・インフォメーションの保存
- ユーザー / アプリケーション値の保存

EEPROM は BIOS セットアップメニューを exit すると自動的にアップデートされます。システムは CMOS バッテリーがなくても作動します。Boot 中に CMOS は EEPROM 値で自動的にアップデートします。

もしシステムがハングアップしたり問題が起きたら、次のようなステップを実行して下さい。

1. CMOS セットアップをリセットする(少なくとも 10 分間はバッテリーをはずして下さい。)
2. システムがスタートアップするまでに ESC キーを押して下さい。
3. BIOS セットアップに入して下さい。
  - a. DEFAULT 値を読み込んで下さい。
  - b. 環境(environment)のセッティングに入して下さい。
  - c. セットアップから exit して下さい。
- 4 システムを再起動して下さい。

- ユーザーは INT15 特別機能を通して EEPROM にアクセスして下さい。詳細はプロダクト CD 中にあるドライバ/ ソフトウェア / BIOS マニュアル“GEODE\_\_LX800-LX900 . pdf.”の特別周辺機器の章のサブセクション“INT 15hSFR 機能”を参照して下さい。
- このシステム情報は読むだけの情報です。SFI 機能を使って読んで下さい。

### 3.6. PCI リソース/ PCI スロット・アサインメント

次の表は LX800/900BIOS に合う周辺機器の PCI リソースの定義です。

注意 - AD24 は二度使用され、ブリッジ機能と2つのブリッジ(LX インターナルと PCI から ISA)を分けるためのネガティブ/ポジティブ・モードをサポートする特別なトランスペアレント・モードを持っています。もう片方の IDSELs は規定はなくカスタマイズされた PCI テーブル BIOS が必要となります。

Device	IDSEL	PIRQ	REQ#/GNT#* In the BIOS	REQ#/GNT# at the SM800-bus	Comments
<b>External on motherboard</b>			<b>Informational purpose only</b>	<b>Important for Design-In</b>	
SLOT 1	AD20	A, B, C, D	3	0	For external use
SLOT 2	AD21	B, C, D, A	4	1	For external use
SLOT 3	AD22	C, D, A, B	5	2	For external use
SLOT 4	AD23	D, A, B, C	6	3	For external use
<b>Internal in the SM800PCX</b>					
LAN controller	AD29	A	7		LAN on-module (only on PCX)
PCI-ISA bridge	AD24-	--	8		PCI to ISA bridge on-module
LX-ISA bridge	AD24+		8		GEODE internal ISA comp.
CS5536	AD25	---	2		For VGA, IDE and USB
Arbiter 0	---	---	0		On-module USB
Arbiter 1	---	---	1		On-module REQ/GNT-Expander
	AD28				Reserved
	AD27				Reserved
	AD26				Reserved
	AD30				Reserved
	AD31				Reserved

AD24 with special features to support positive and negative transparent bridges.

例:

フレーム取り込み器を使用したマザーボード、SATA コントローラと PCI から PCI へのブリッジ、次の使用が推奨されます。

Device	IDSEL	PIRQ	REQ#/GNT# at the SM800-bus	Comments
<b>External on motherboard</b>				
1 <sup>st</sup> PCI controller frame grabber	AD20	A	0	BT878
2 <sup>nd</sup> PCI controller PCI to PCI bridge	AD21		1	Intel PCI2050
3 <sup>rd</sup> PCI controller SATA controller	AD22	C	2	SATA controller
4 <sup>th</sup> PCI controller xy	AD23	D	3	As an example

#### 推奨(デバッグ目的):

各 IDSEL と REQx/GNTx ラインに0オームの抵抗器を置いて下さい。これで最終的な PCB の中の PCI リソースを変えます。

## 3.7. メモリ&I/O マップ

### 3.7.1. システム・メモリ・マップ

GeodeCPU は中央演算処理装置のように使用し 32 ビットアドレスによって定義されるメモリアドレス空間を持っています。メモリアドレス・マップは次の通りです。

#### CPU Geode LX800 / LX900

Address:	Size:	Function / Comments:
000000 - 09FFFFh	640KByte	Onboard DRAM for DOS applications
0A0000 - 0BFFFFh	128KByte	CGA, EGA, LCD Video RAM 128kB
0C0000 - 0C8FFFh	32KByte	BIOS and VGA
0C9000 - 0CFFFFh	32KByte	BIOS extensions
0D0000 - 0D4000h	16KByte	Free for user
0D4000 - 0D8000h	16KByte	Free for user
0D8000 - 0DFFFFh	32KByte	Free for user
0E0000 - 0EFFFFh	64KByte	Core BIOS selected by the CS5536 chipset
0F0000 - 0FFFFFFh	64KByte	Core BIOS selected by the CS5536 chipset
100000 - 1FFFFFFh	1MByte	DRAM for extended onboard memory
200000 - FFFFFFFh	14MByte	DRAM for extended onboard memory

### 3.7.2. システム I/O マップ

次の表は 000h から 4FFh の I/O 範囲のレガシーの詳細です。それぞれの I/O ロケーションには読み込み、書き込みの容量があります。

次のような略語

--- わからないか決定できない

Yes 指示ロケーション時にレジスターを読み込み・書き込みする。シャドウ(“Shadow”)は必要ありません。

WO 書き込みのみ。書き込まれた値はリードバックできません。読み込みはどんな有用な情報も含みません。

RO 読み込みのみ。書き込みは効果がありません。

Shw 登録のために書きこまれた値は同じ I/O ロケーションを経由しないと(通さないと)リードバックできません。リードバックは MSR 空間にある“Shadow”レジスターを通さないと果たせません。

Shw@ ロケーションの読み取りは一定か意味のない値を返します。

Shw\$ ロケーションの読み取りはステータスかいくつかの意味のある情報を返します。

Rec ロケーションの書き込みは記録され(“recorded”)LPC に書き込まれます。ロケーションの読み込みは記録された値を返します。LPC は読めません。

**I/O Map**

I/O Addr.	Function	Size	R/W	Comment
000h	Slave DMA Address - Channel 0	8bit	Yes	16bit values in two transfers.
001h	Slave DMA Counter - Channel 0	8bit	Yes	16bit values in two transfers.
002h	Slave DMA Address - Channel 1	8bit	Yes	16bit values in two transfers.
003h	Slave DMA Counter - Channel 1	8bit	Yes	16bit values in two transfers.
004h	Slave DMA Address - Channel 2	8bit	Yes	16bit values in two transfers.
005h	Slave DMA Counter - Channel 2	8bit	Yes	16bit values in two transfers.
006h	Slave DMA Address - Channel 3	8bit	Yes	16bit values in two transfers.
007h	Slave DMA Counter - Channel 3	8bit	Yes	16bit values in two transfers.
008h	Slave DMA Command/Status - Channels [3:0]	8bit	Shw\$	
009h	Slave DMA Request - Channels [3:0]	8bit	WO	Reads return value B2h.
00Ah	Slave DMA Mask - Channels [3:0]	8bit	Shw@	Reads return value B2h.
00Bh	Slave DMA Mode - Channels [3:0]	8bit	Shw@	Reads return value B2h.
00Ch	Slave DMA Clear Pointer - Channels [3:0]	8bit	WO	Reads return value B2h.
00Dh	Slave DMA Reset - Channels [3:0]	8bit	WO	Reads return value B2h.
00Eh	Slave DMA Reset Mask - Channels [3:0]	8bit	Shw@	Reads return value B2h.
00Fh	Slave DMA General Mask - Channels [3:0]	8bit	Shw@	Reads return value B2h.
010h-01Fh	No Specific Usage	---	---	
020h	PIC Master - Command/Status	8bit	Shw\$	
021h	PIC Master - Command/Status	8bit	Shw\$	
022h-03Fh	No Specific Usage	---	---	
040h	PIT - System Timer	8bit	Shw\$	
041h	PIT - Refresh Timer	8bit	Shw\$	
042h	PIT - Speaker Timer	8bit	Shw\$	
043h	PIT - Control	8bit	Shw\$	
044h-05Fh	No Specific Usage	---	---	

Continued...

I/O Addr.	Function	Size	R/W	Comment
060h	Keyboard/Mouse - Data Port	8bit	Yes	If KEL Memory Offset 100h[0] = 1 (Emulation-Enabled bit). If MSR 5140001Fh[0] = 1 (SNOOP bit) and KEL Memory Offset 100h[0] = 0 (Emulation-Enabled bit).
061h	Port B Control	8bit	Yes	
062h-063h	No Specific Usage	---	---	
064h	Keyboard/Mouse - Command/ Status	8bit	Yes	If KEL Memory Offset 100h[0] = 1 (Emulation-Enabled bit). If MSR 5140001Fh[0] = 1 (SNOOP bit) and KEL Memory Offset 100h[0] = 0 (Emulation-Enabled bit)
065h-06Fh	No Specific Usage	---	---	
070h-071h	RTC RAM Address/Data Port	8bit	Yes	Options per MSR 51400014h[0]. (Note 1)
072h-073h	High RTC RAM Address/Data Port	8bit	Yes	Options per MSR 51400014h[1].
074-077h	No Specific Usage	---	---	
078h-07Fh	No Specific Usage	---	---	
080h	Post Code Display	8bit	Rec	Write LPC and DMA. Read only DMA.
081h	DMA Channel 2 Low Page	8bit	Rec	Upper addr bits [23:16]. Write LPC and DMA. Read only DMA.
082h	DMA Channel 3 Low Page			
083h	DMA Channel 1 Low Page			
084h-086h	No Specific Usage	8bit	Rec	Write LPC and DMA. Read only DMA.
087h	DMA Channel 0 Low Page	8bit	Rec	Upper addr bits [23:16]. Write LPC and DMA. Read only DMA.
088h	No Specific Usage	8bit	Rec	Write LPC and DMA. Read only DMA.
089h	DMA Channel 6 Low Page	8bit	Rec	Upper addr bits [23:16]. Write LPC and DMA. Read only DMA.
08Ah	DMA Channel 7 Low Page			
08B	DMA Channel 5 Low Page			
08Ch-08Dh	No Specific Usage	8bit	Rec	Write LPC and DMA. Read only
08Eh	DMA			
08Fh	DMA C4 Low Page	8bit	Rec	Upper addr bits [23:16]. See comment at 080h.
090h-091h	No Specific Usage	---	---	
092h	Port A	8bit	Yes	If kel_porta_en is enabled, then access Port A; else access LPC.
093h-09Fh	No Specific Usage	---	---	
0A0h	PIC Slave - Command/Status	8bit	Shw\$	
0A1h	PIC Slave - Command/Status	8bit	Shw\$	
0A2h-0BFh	No Specific Usage	8bit	---	
0C0h	Master DMA Address - Channel 4	8bit	Yes	16bit values in two transfers.
0C1h	No Specific Usage	8bit	---	
0C2h	Master DMA Counter - Channel 4	8bit	Yes	16bit values in two transfers.
0C3h	No Specific Usage	8bit	---	
0C4h	Master DMA Address - Channel 5	8bit	Yes	16bit values in two transfers.
0C6h	Master DMA Counter - Channel 5	8bit	Yes	16bit values in two transfers.
0C7h	No Specific Usage	8bit	---	
0C8h	Master DMA Address - Channel 6	8bit	Yes	16bit values in two transfers.
0CAh	Master DMA Counter - Channel 6	8bit	Yes	16bit values in two transfers.
0CBh	No Specific Usage	8bit	---	
0CCh	Master DMA Address - Channel 7	8bit	Yes	16bit values in two transfers.

Continued...

I/O Addr.	Function	Size	R/W	Comment
0CDh	No Specific Usage	8bit	---	

0CEh	Master DMA Counter - Channel 7	8bit	Yes	16bit values in two transfers.
0CFh	No Specific Usage	8bit	---	
0D0h	Master DMA Command/Status - Channels [7:4]	8bit	Shw\$	
0D1h	No Specific Usage	8bit	---	
0D2h	Master DMA Request - Channels [7:4]	8bit	WO	
0D3h	No Specific Usage	8bit	---	
0D4h	Master DMA Mask - Channels [7:4]	8bit	Yes	
0D5h	No Specific Usage	8bit	---	
0D6h	Master DMA Mode - Channels [7:4]	8bit	Shw@	
0D7h	No Specific Usage	8bit	---	
0D8h	Master DMA Clear Pointer - Channels [7:4]	8bit	WO	
0D9h	No Specific Usage	8bit	---	
0DAh	Master DMA Reset - Channels [7:4]	8bit	WO	
0DBh	No Specific Usage	8bit	---	
0DCh	Master DMA Reset Mask - Channels [7:4]	8bit	WO	
0DDh	No Specific Usage	8bit	---	
0DEh	Master DMA General Mask - Channels [7:4]	8bit	Shw@	
0DFh	No Specific Usage	8bit	---	
0E0h-2E7h	No Specific Usage	---	---	
2E8h-2EFh	UART/IR - COM4	8bit	---	MSR bit enables/disables into I/O 2EFh space. (UART1 MSR 51400014h[18:16], UART2 MSR 51400014h[22:20]). Defaults to LPC.
2F0h-2F7h	No Specific Usage	---	---	
2F8h-2FFh	UART/IR - COM2	8bit	---	MSR bit enables/disables into I/O 2FFh space. (UART1 MSR 51400014h[18:16], UART2 MSR 51400014h[22:20]). Defaults to LPC.
300h-36Fh	No Specific Usage	---	---	
370h	Floppy Status R A	8bit	RO	Second Floppy.
371h	Floppy Status R B	8bit	RO	Second Floppy.
372h	Floppy Digital Out	8bit	Shw@	Second Floppy.
373h	No Specific Usage	8bit	---	
374h	Floppy Cntrl Status	8bit	RO	Second Floppy.
375h	Floppy Data	8bit	Yes	Second Floppy.
376h	No Specific Usage	8bit	---	
377h	Floppy Conf Reg	8bit	Shw\$	Second Floppy.
378h-3E7h	No Specific Usage	---	---	
3E8h-3EFh	UART/IR - COM3	8bit	---	MSR bit enables/disables into I/O 3EFh space. (UART1 MSR 51400014h[18:16], UART2 MSR 51400014h[22:20]). Defaults to LPC.
3F0h	Floppy Status R A	8bit	RO	First Floppy.
3F1h	Floppy Status R B	8bit	RO	First Floppy.
3F2h	Floppy Digital Out	8bit	Shw@	First Floppy.

Continued...

**I/O Map** continued...

I/O Addr.	Function	Size	R/W	Comment
3F3h	No Specific Usage	8bit	---	
3F4h	Floppy Cntrl Status	8bit	RO	First Floppy.
3F5h	Floppy Data	8bit	Yes	First Floppy.

3F6h	No Specific Usage	8bit	---	
3F7h	Floppy Conf Reg	8bit	Shw\$	First Floppy.
3F8h-3FFh	UART/IR - COM1	8bit	---	MSR bit enables/disables into I/O 3FFh space. (UART1 MSR 51400014h[18:16], UART2 MSR 51400014h[22:20]). Defaults to LPC.
480h	No Specific Usage	8bit	WO	Write LPC and DMA. Read only DMA.
481h	DMA Channel 2 High Page	8bit	Rec	Upper addr bits [31:24]. Write LPC and DMA. Read only DMA.
482h	DMA Channel 3 High Page			
483h	DMA Channel 1 High Page			
484h-486h	No Specific Usage	8bit	WO	Write LPC and DMA. Read only DMA.
487h	DMA Channel 0 High Page	8bit	Rec	Upper addr bits [31:24]. Write LPC and DMA. Read only DMA.
489h	DMA Channel 6 High Page	8bit	Rec	Upper addr bits [31:24]. Write LPC and DMA. Read only DMA.
48Ah	DMA Channel 7 High Page			
48Bh	DMA Channel 5 High Page			
48Ch-48Eh	No Specific Usage	8bit	WO	Write LPC and DMA. Read only DMA.
48Fh	DMA Channel 4 High Page	8bit	Rec	Upper addr bits [31:24]. Write LPC and DMA. Read only DMA.
490h-4CFh	No Specific Usage	---	---	
4D0h	PIC Level/Edge	8bit	Yes	IRQ0-IRQ 7.
4D1h	PIC Level/Edge	8bit	Yes	IRQ8-IRQ15.
4D2h-4FFh	No Specific Usage	---	---	

### 3.8. BIOS データ・エリア定義

この BIOS データ・エリアはシステム環境についての情報を含んだシステム RAM 中の領域です。システム環境情報は他の BIOS 機能と同様にハード・ディスク、ディスクレット・ドライブ、キーボード、ビデオと関係した定義も含んでいます。このエリアはシステムに初めに電源が入れられ 0400h-04Fh から 256 バイト・エリアまで占めたときに作成されます。次の表はセグメント・アドレス 40:00h からスタートするオフセット・オーダーでの BIOS データ・エリア・ロケーションのリストです。

Location	Description
00h-07h	I/O addresses for up to 4 serial ports
08h-0Dh	I/O addresses for up to 3 parallel ports
0Eh-0Fh	Segment address of extended data address
10h-11h	Equipment list Bits 15-14 = Number of parallel printer adapters 00 = Not installed 01 = One 10 = Two 11 = Three Bits 13-12 = Reserved Bits 11-9 = Number of serial adapters 00 = Not installed 001 = One 010 = Two 011 = Three 100 = Four Bit 8 = Reserved Bits 7-6 = Number of diskette drives 00 = One drive 01 = Two drives Bits 5-4 = Initial video mode 00 = EGA or VGA 01 = 40 x 25 color 10 = 80 x 25 color 11 = 80 x 25 monochrome Bit 3 = Reserved Bit 2 = (1) Pointing device present Bit 1 = (1) Math coprocessor present Bit 0 = (1) Diskette drive present
12h	Reserved for port testing by manufacturer Bits 7-1 = Reserved Bit 0 = (0) Non-test mode (1) Test mode
13h	Memory size in kilobytes - low byte
14h	Memory size in kilobytes - high byte
15h-16h	

*Continued..*

Location	Description
15h-16h	Reserved
17h	Keyboard Shift Qualifier States Bit 7 = Insert mode Bit 6 = CAPS lock Bit 5 = Num Lock Bit 4 = Scroll Lock Bit 3 = Either Alt key Bit 2 = Either Control key Bit 1 = Left Shift key Bit 0 = Right shift key 0 = not set / 1 = set
18h	Keyboard Toggle Key States Bit 7 = (1) Insert held down Bit 6 = (1) CAPS lock held down Bit 5 = (1) Num Lock held down Bit 4 = (1) Scroll Lock held down Bit 3 = (1) Control+Num Lock held down Bit 2 = (1) Sys Re held down Bit 1 = (1) Left Alt held down Bit 0 = (1) Left Control held down
19h	Scratch area for input from Alt key and numeric keypad
1Ah-1Bh	Pointer to next character in keyboard buffer
1Ch-1Dh	Pointer to last character in keyboard buffer
1Eh-3Dh	Keyboard Buffer: consists of 16 word entries
3Eh	Diskette Drive Recalibration Flag Bit 7 = (1) Diskette hardware interrupt occurred Bits 6-4 = Not used Bits 3-2 = Reserved Bit 1 = (0) Recalibrate drive B Bit 0 = (0) Recalibrate drive A

Location	Description
40h	Diskette Drive Motor Timeout Disk drive motor is powered off when the value via the INT 08h timer interrupt reaches 0.
41h	Diskette Drive Status Bit 7 = Drive Ready 0 = Ready / 1 = Not ready Bit 6 = Seek Error 0 = No error / 1 = Error occurred Bit 5 = Controller operation 0 = Working / 1 = Failed Bits 4-0 = Error Codes 00h = No error 01h = Invalid function requested 02h = Address mark not located 03h = Write protect error 04h = Sector not found 06h = Diskette change line active (door opened) 08h = DMA overrun error 09h = Data boundary error 0Ch = Unknown media type 10h = ECC or CRC error 20h = Controller failure 40h = Seek operation failure 80h = Timeout
42h-48h	Diskette Controller Status Bytes
49h	Video Mode Setting
4Ah-4Bh	Number of Columns on screen
4Ch-4Dh	Size of Current Page, in Bytes
4Eh-4Fh	Address of Current Page
50h-5Fh	Position of cursor for each video page. Current cursor position is stored two Bytes per page. First Byte specifies the column; the second Byte specifies the row.
60h-61h	Start and end lines for 6845-compatible cursor type. 60h = starting scan line, 61h = ending scan line
62h	Current Video Display Page
63h-64h	6845-compatible I/O port address for current mode 3B4h = Monochrome 3D4h = Color
65h	Register for current mode select
66h	Current palette setting
67-6Ah	Address of adapter ROM
6Bh	Last interrupt the occurred
6Ch-6Dh	Low word of timer count

*Continued...*

Location	Description
6Eh-6Fh	High word of timer count
70h	Timer count for 24-hour rollover flag
71h	Break key flag
72h-73h	Reset flag 1243h = Soft reset. Memory test is bypassed.
74h	Status of last hard disk operation 00h = No error 01h = Invalid function requested 02h = Address mark not located 03h = Write protect error 04h = Sector not found 05h = Reset failed 08h = DMA overrun error 09h = Data boundary error 0Ah = Bad sector flag selected 0Bh = Bad track detected 0Dh = Invalid number of sectors on format 0Eh = Control data address mark detected 0Fh = DMA arbitration level out of range 10h = ECC or CRC error 11h = Data error corrected by ECC 20h = Controller failure 40h = Seek operation failure 80h = Timeout AAh = Drive not ready BBh = Undefined error occurred CCh = Write fault on selected drive E0h = Status error or error register = 0 FFh = Sense operation failed
75h	Number of hard drives
76h-77h	Work area for hard disk
78h-7Bh	Default parallel port timeout values
7Dh-7Fh	Default serial port timeout values
80h-81h	Pointer to start of keyboard buffer
82h-83h	Pointer to end of keyboard buffer
84h-88h	Reserved for EGA/VGA BIOS
8Ah	Reserved

*Continued...*

Location	Description
8Bh	Diskette drive data transfer rate information Bits 7-5 = Data rate on last operation 00 = 500 kBS 01 = 300 kBS 10 = 250 kBS Bits 5-4 = Last drive step rate selected Bits 3-2 = Data transfer rate at start of operation 00 = 500 kBS 01 = 300 kBS 10 = 250 kBS Bits 1-0 = Reserved
8Ch	Copy of hard status register
8Dh	Copy of hard drive error register
8Eh	Hard drive interrupt flag
8Fh	Diskette controller information Bit 7 = Reserved Bit 6 = (1) Drive confirmed for drive B Bit 5 = (1) Drive B is multi-rate Bit 4 = (1) Drive B supports line change Bit 3 = Reserved Bit 2 = (1) Drive determined for drive A Bit 1 = (1) Drive B is multi-rate Bit 0 = (1) Drive B supports line change
90h-91h	Media type for drives Bits 7-6 = Data transfer rate 00 = 500 kBS / 01 = 300 kBS / 10 = 250 kBS Bit 5 = (1) Double stepping required when 360k diskette inserted into 1.2MB drive Bit 4 = (1) Known media is in drive Bit 3 = Reserved Bits 2-0 = Definitions upon return to user applications 000 = Testing 360k in 360k drive 001 = Testing 360k in 1.2MB drive 010 = Testing 1.2MB in 1.2MB drive 011 = Confirmed 360k in 360k drive 100 = Confirmed 360k in 1.2MB 101 = Confirmed 1.2MB in 1.2MB drive 111 = 720k in 720k drive or 1.44MB in 1.44MB drive
92h-93h	Scratch area for diskette media. Low Byte for drive A, high Byte for drive B.
94h-95h	Current track number for both drives. Low Byte for drive A, high Byte for drive B.

*Continued...*

Location	Description
96h	Keyboard Status Bit 7 = (1) Read ID Bit 6 = (1) Last code was first ID Bit 5 = (1) Force to Num Lock after read ID Bit 4 = (1) Enhanced keyboard installed Bit 3 = (1) Right ALT key active Bit 2 = (1) Right Control key active Bit 1 = (1) Last code was E0h Bit 0 = (1) Last code was E1h
97h	Keyboard Status Bit 7 = (1) Keyboard error Bit 6 = (1) Updating LEDs Bit 5 = (1) Resend code received Bit 4 = (1) Acknowledge received Bit 3 = Reserved Bit 2 = (1) Caps Lock LED state Bit 1 = (1) Num Lock LED state Bit 0 = (1) Scroll Lock LED state
98h - 99h	Offset address of user wait flag
9Ah - 9Bh	Segment address of user wait flag
9Ch - 9Dh	Wait count, in microseconds (low word)
9Eh - 9Fh	Wait count, in microseconds (high word)
A0h	Wait active flag Bit 7 = (1) Time has elapsed Bits 6-1 = Reserved Bit 0 = (1) INT 15h, AH = 86h occurred
A1h - A7h	Reserved
A8h - ABh	Pointer to video parameters and overrides
ACh - FFh	Reserved
100h	Print screen status byte

### 3.8.1. 互換性サービス表

割り込みサービスルーチンおよび様々な表のデータの工業規格メモリ・ロケーションとの互換性を保証するために、BIOS はテーブルおよびジャンプ・ベクトルを維持します。

Location	Description
FE05Bh	Entry Point for POST
FE2C3h	Entry point for INT 02h (NMI service routine)
FE3FEh	Entry point for INT 13h (Diskette Drive Services)
FE401h	Hard Drive Parameters Table
FE6F1h	Entry point for INT 19h (Bootstrap Loader routine)
FE6F5h	System Configuration Table
FE739h	Entry point for INT 14h (Serial Communications)
FE82Eh	Entry point for INT 16h (Keyboard Services)
FE897h	Entry point for INT 09h (Keyboard Services)
FEC59h	Entry point for INT 13h (Diskette Drive Services)
FEF57h	Entry point for INT 0Eh (Diskette Hardware Interrupt)
FEFC7h	Diskette Drive Parameters Table
FEFD2h	Entry point for INT 17h (Parallel Printer Services)
FF065h	Entry point for INT 10h (CGA Video Services)
FF0A4h	Video Parameter Table (6845 Data Table - CGA)
FF841h	Entry point for INT 12h (Memory Size Service)
FF84Dh	Entry point for INT 11h (Equipment List Service)
FF859h	Entry point for INT 15h (System Services)
FFA6Eh	Video graphics and text mode tables
FFE6Eh	Entry point for INT 1Ah (Time-of-Day Service)
FFEA5h	Entry Point for INT 08h (System Timer Service)
FFEF3h	Vector offset table loaded by POST
FFF53h	Dummy Interrupt routine IRET Instruction
FFF54h	Entry point for INT 05h (Print Screen Service)
FFFF0h	Entry point for Power-on
FFFF5h	BIOS Build Date (in ASCII)
FFFFEh	BIOS ID

### 3.9. VGA/LCD コントローラ

#### 3.9.1. GeodeLX800・LX900 の VGA・LCA コントローラ

- 高度に合成されたフラット・パネルおよび CRT GUI 加速器 & マルチメディア・エンジン、パレット / DAC、クロックシンセサイザー、合成されたフレーム・バッファ
- HiQColor™ 技術が TMED(一時的な調整されたエネルギー分布)で実行されました。
- ハードウェア・ウィンドウズ・アクセレーション(加速)
- ハードウェア・マルチメディア・サポート
- ハイ・パフォーマンスのフラット・パネル・ディスプレイ・解像度と 3.3V の色の深み
- TFT パネル(X1)に色をつける 18/24bit の直接のインターフェース
- 最小限の使用(法)で高度なパワー・マネジメント機能
  - 通常操作
  - スタンバイ(スリープ)モード
  - パネル・オフ省電力モード
- VESA の標準サポート
- IBM VGA との完全互換性
- ウィンドウズ XP とウィンドウズ 2000 のドライバ・サポート

#### 3.9.2. グラフィック・モード

Bios settings: 254MB video memory (shared)

Resolution	Col. Dept.	Frequency
800x600	16bit / 32bit	60Hz – 100Hz
1024x768	16bit / 32bit	60Hz – 100Hz
1152x864	16bit / 32bit	60Hz – 100Hz
1280x1024	16bit / 32bit	60Hz – 100Hz
1600x1200	16bit / 32bit	60Hz – 100Hz
1920x1440	16bit / 32bit	60Hz – 85Hz

### 3.9.3. フラット・パネルの機能解説

LCD インターフェース:

工業規格(業界基準) 18ビットもしくは24ビットのアクティブ・マトリクス方式薄膜トランジスタ(TFT)に直接のフラット・パネル(FP)インターフェース。

ビデオ論理によって供給されたデジタル RGB もしくはビデオ・データは、可変ビットを備えたパネルの広く多様種のドライブに適切なフォーマットに変換されます。

LCD インターフェースは、1つの色当たり6ビット未満で使用のためにパネルに表示された色の明白な数を増加させるためにディザリング・ロジックを含んでいます。LCD インターフェースは、さらにパネル電源の自動的なパワー・シーケンスをサポートします。

#### モード・セレクション:

FP は、BIOS セットアップで最も標準の TFT パネルを備えたオペレーション用に構成することができます。

それは、18 あるいは 24 ビットのインターフェース、および 320x240、640x480、800x600、1024x768、1280x1024 および 1600x1200 のピクセル解像度を備えた TFT パネルをサポートします。1 個の時計当たり1つあるいは2つの一方のピクセル、すべての解像度のためにサポートされます。

TFT パネル・サポートについては、デザイナー・ブロックからの出力は、パネル・データ・ピン(DRGBx)に直接送られます。これらのピンへ送られているデータは、HSYNC、VSYNC および LDE のような TFT タイミング・シグナルを備えた同期にあります。

DISP\_ENA が活発な限り、1つのピクセル(あるいは2つの px/clock モードにおける2つのピクセル)は、クロックのポジティブ・エッジごとに変えられます。

#### F1 キーを使って BIOS に入る

- C を選ぶ(マザーボード・デバイス・コンフィギュレーション)
- F を選ぶ(ビデオおよびフラット・パネル・コンフィギュレーション)
- ディスプレイ出力 = フラット・パネル

フラット・パネル・コンフィギュレーション

タイプ = TFT

解像度 = 320x240, 640x480, 800x600, 1024x768, 1280x1024, or

1600x1200 pixel

## 4. ジャンパーの説明

### 4.1. SM800PC/X SM900PC/X上のジャンパー

太字で書かれたものは初期値です。

Jumper	Structure	1-2 / open	1-2 / closed
R69	DMA for ISA	<b>Enable</b>	Disable
R78	DMA for Floppy (DMA on Super I/O)	Disable	<b>Enable</b>
R82	LAN AUX (power boot strap option)	<b>Disable</b>	Enable
R110	GPIO16 (Super I/O con. to AVR)	<b>Disable</b>	Enable
R111	GPIO17 (Super I/O con. to AVR)	<b>Disable</b>	Enable
R115	WORK_AUX (connected to AVR)	<b>Disable</b>	Enable
R114	TINY_MOSI (automatically boot)	<b>Enable</b>	Disable
R92	PCI Slot 3 #GNT on SM800PC	Slave	<b>Master</b>
R92	PCI Slot 3 #GNT on SM800PCX	<b>Slave</b>	Master
R94	PCI Slot 3 #REQ on SM800PC	Slave	<b>Master</b>
R94	PCI Slot 3 #REQ on SM800PCX	<b>Slave</b>	Master

Jumper	Structure		1-2 / closed
R100	LCD Backlight enable	or	Enable
R105	LCD VDD enable		<b>Enable</b>

## 5. LED 表示

LED	Color	Function
D8	Green	3.3V OK
D9	Green	Run OK

### 5.1. 電源/ SM800PC/X / SM900PC/X 上のコントロール LED

スマートモジュール 800PCX のトップ・サイドには2つの LED があります。

#### 緑色電源 LED D8

これは CPU への 3.3V コア・サブライが OK であることを示します。

この LED は 5V 電源供給が可能になるやいなや点灯します。

#### 緑色 RUN LED D9

OFF: モジュールがオフ状態、つまり作動していない時

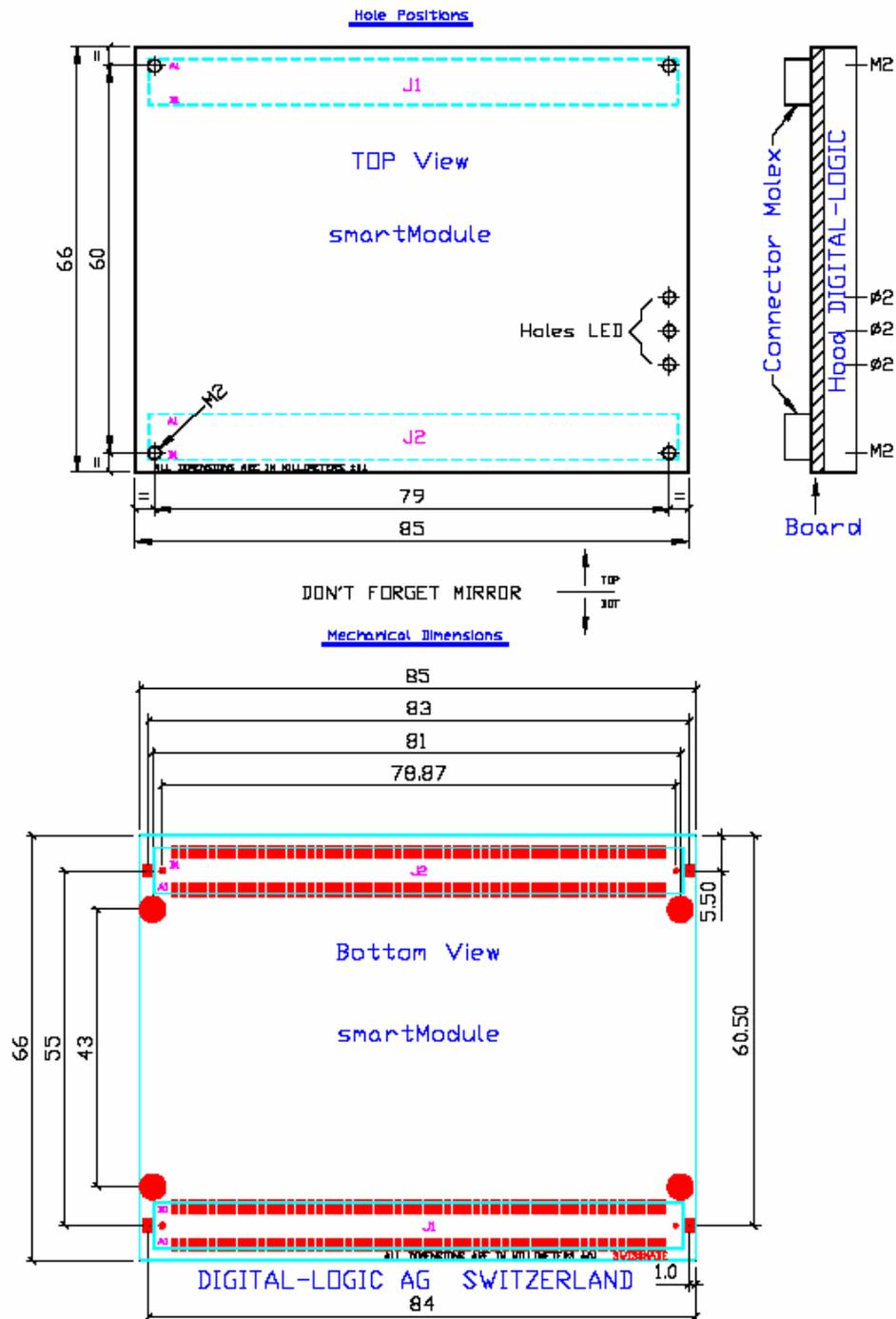
LED は点滅状態です。

ON: モジュールがオン状態、つまり通常実行している時

この LED は電源を入れた後、1, 2 秒後に点きます。

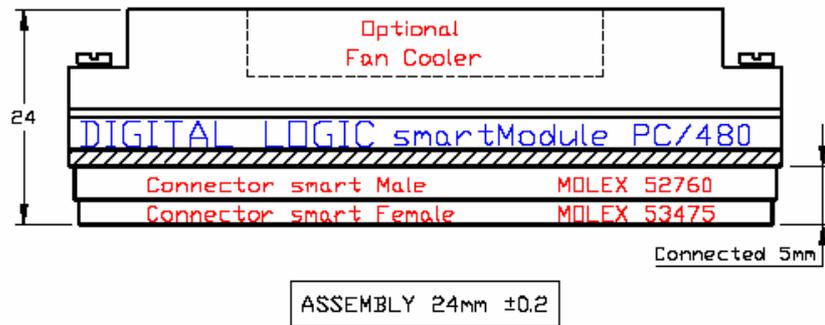
**BOOT シーケンスに成功した後: 両方の緑色 LED が点きます!**

## 6 . SM800PC/X / SM900PC/X の大きさ

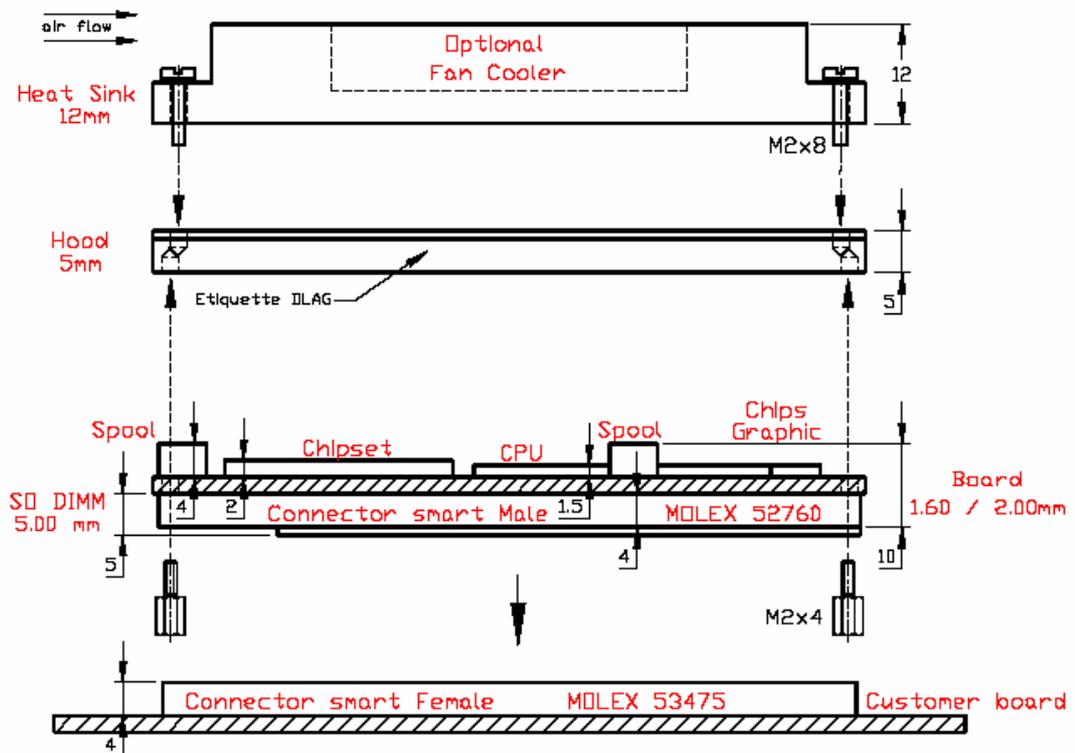


### 6.1.1. PCB から SM800PC/X / SM900PC/X の高さ

#### Modular cooling assembly



#### Modular cooling concept



## 6.2. スマート 480 バス

SM800PCX Connector X200.A Pin 1-40 (J1)

Pin	Group	Volt	SM800PC	Pin	Group	Volt	SMP5PC
A1	POWER		VCC (5V)	B1			NC
A2	ISA	5 o	RESDRV	B2	ISA	5 i	IRQ2/9
A3	ISA	5 i	SBHE#	B3	ISA	5 i	IRQ3
A4	ISA	5 i	MEMCS16#	B4	ISA	5 i	IRQ4
A5	ISA	5 i	IOCS16#	B5	ISA	5 i	IRQ5
A6	ISA	5 o	IOW#	B6	I		NC
A7	ISA	5 o	IOR#	B7	ISA	5 i	IRQ7
A8	ISA	5 o	SYSCLK	B8	ISA	5 i	IRQ10
A9	ISA	5 o	TC	B9	ISA	5 i	IRQ11
A10	ISA	5 o	ALE	B10	ISA	5 i	IRQ12
A11	ISA	5 i/o	SD7	B11	ISA	5 i	IRQ14
A12	ISA	5 i/o	SD6	B12	ISA	5 i	IRQ15
A13	ISA	5 i/o	SD5	B13			NC
A14	ISA	5 i/o	SD4	B14			NC
A15	ISA	5 i/o	SD3	B15	ISA	5 o	LA21
A16	ISA	5 i/o	SD2	B16	ISA	5 o	LA20
A17	ISA	5 i/o	SD1	B17	ISA	5 o	LA19
A18	ISA	5 i/o	SD0	B18	ISA	5 o	LA18
A19	ISA	5 o	IOCHRDY	B19	ISA	5 o	LA17
A20	ISA	5 o	AEN	B20	ISA	5 i/o	SD8
A21	ISA	5 o	SA19	B21	ISA	5 i/o	SD9
A22	ISA	5 o	SA18	B22	ISA	5 i/o	SD10
A23	ISA	5 o	SA17	B23	ISA	5 i/o	SD11
A24	ISA	5 o	SA16	B24	ISA	5 i/o	SD12
A25	ISA	5 o	SA15	B25	ISA	5 i/o	SD13
A26	ISA	5 o	SA14	B26	ISA	5 i/o	SD14
A27	ISA	5 o	SA13	B27	ISA	5 i/o	SD15
A28	ISA	5 o	SA12	B28	ISA	5 i	DRQ 0
A29	ISA	5 o	SA11	B29	ISA	5 i	DRQ 1
A30	ISA	5 o	SA10	B30	ISA	5 i	DRQ 2
A31	ISA	5 o	SA9	B31	ISA	5 i	DRQ 3
A32	ISA	5 o	SA8	B32	ISA	5 i	DRQ 5
A33	ISA	5 o	SA7	B33	ISA	5 i	DRQ 6
A34	ISA	5 o	SA6	B34	ISA	5 o	OSC (14.31MHz)
A35	ISA	5 o	SA5	B35	ISA	5 o	DMA0#
A36	ISA	5 o	SA4	B36	ISA	5 o	DMA1#
A37	ISA	5 o	SA3	B37	ISA	5 o	DMA2#
A38	ISA	5 o	SA2	B38	ISA	5 o	DMA3#
A39	ISA	5 o	SA1	B39	ISA	5 o	DMA5#
A40	ISA	5 o	SA0	B40	ISA	5 o	DMA6#

\*\* These signals (LA17-LA19) correspond with the SA17-SA19.

<b>Remarks:</b>	
5 o = 5V output	5 i/o = 5V input/output
3 o = 3V output	3 i/o = 3V input/output
# = active low signal	o.c. = open collector output
RES = reserved, pin function depending on the CPU	NC = not connected

**SM800PCX Connector X200.A Pin 41-80 (J1)**

Pin	Group	Volt	SM800PC	Pin	Group	Volt	SM800PC
A41	TINY	3 o	TINY_SCL	B41	CORE	5 o	Speaker
A42	TINY	3 o	TINY_MISO	B42	ISA	5 i	ZWS#
A43	TINY	3 o	TINY_MOSI	B43	ISA	5 o	REF#
A44	TINY	3 o	TINY_RST	B44	ISA	5 o	MEMR#
A45	TINY	3 i	TINY_VCC_PROG	B45	ISA	5 o	SMEMR#
A46	LPC	3 o	LAD0	B46	ISA	5 o	MEMW#
A47	LPC	3 o	LAD1	B47	ISA	5 o	SMEMW#
A48	LPC	3 o	LAD2	B48	VIDEO IN	3 i/o	Reserved (VIP_VID0)
A49	LPC	3 i/o	LAD3	B49	VIDEO IN	3 i/o	Reserved (VIP_VID1)
A50	LPC	3 i/o	LFRAME#	B50	VIDEO IN	3 i/o	Reserved (VIP_VID2)
A51	LPC	3 i/o	CLK LPC_FWH	B51	VIDEO IN	3 i/o	Reserved (VIP_VID3)
A52	LPC	3 i/o	FWH_CONTROL#	B52	VIDEO IN	3 i/o	Reserved (VIP_VID4)
A53	LPC	3 i/o	PCI_RST#	B53	VIDEO IN	3 i/o	Reserved (VIP_VID5)
A54	LAN	3 i/o	LAN_LINKLED	B54	VIDEO IN	3 i/o	Reserved (VIP_VID6)
A55	LAN	3 i/o	LAN_ACTLED	B55	VIDEO IN	3 i/o	Reserved (VIP_VID7)
A56	LAN	3 i/o	LAN_SPDLED	B56	VIDEO IN	3 i/o	Reserved (VIP_HSYNC)
A57	POWER		GROUND	B57	VIDEO IN	3 i/o	Reserved (VIP_VSYNC)
A58	LPC		SERIRQ	B58	VIDEO IN	3 i/o	Reserved (VIP_SYNC)
A59			NC	B59	VIDEO IN	3 i/o	Reserved (VIP_CLK)
A60			NC	B60	VIDEO IN	3 i/o	Reserved (VIP_VID8)
A61			NC	B61	VIDEO IN	3 i/o	Reserved (VIP_VID9)
A62	AC97	3 i/o	AC97_BITCLK	B62	VIDEO IN	3 i/o	Reserved (VIP_VID10)
A63	AC97	3 i/o	AC97_SDIN0	B63	VIDEO IN	3 i/o	Reserved (VIP_VID11)
A64	AC97	3 i/o	AC97_SDOOUT	B64	VIDEO IN	3 i/o	Reserved (VIP_VID12)
A65	AC97	3 i/o	AC97_SYNC	B65	VIDEO IN	3 i/o	Reserved (VIP_VID13)
A66	POWER		GROUND	B66	VIDEO IN	3 i/o	Reserved (VIP_VID14)
A67			NC	B67	VIDEO IN	3 i/o	Reserved (VIP_VID15)
A68			NC	B68	POWER		GND
A69			NC	B69	USB2		USB_P2+
A70			NC	B70	USB2		USB_P2-
A71			NC	B71	POWER		GND
A72			NC	B72	USB3		USB_P3+
A73			NC	B73	USB3		USB_P3-
A74			NC	B74	POWER		GND
A75			NC	B75			NC
A76			NC	B76			NC
A77			NC	B77			NC
A78			NC	B78			NC
A79			NC	B79			NC
A80			NC	B80	CORE	5 o	24MHz Output

**Remarks:**

5 o = 5V output                      5 i/o = 5V input/output  
 3 o = 3V output                      3 i/o = 3V input/output

# = active low signal              o.c. = open collector output      NC = not connected  
 smartBus480 incompatibility to SMP5/P3PC

**SM800PCX Connector X200.A Pin 81-120 (J1)**

Pin	Group	Volt	SM800PC	Pin	Group	Volt	SM800PC
A81			NC	B81	POWER		GROUND
A82			NC	B82			NC
A83			NC	B83			NC
A84			NC	B84			NC
A85			NC	B85			NC
A86			NC	B86			NC
A87			NC	B87			NC
A88	POWER		GROUND	B88			NC
A89			NC	B89			NC
A90			NC	B90	POWER		GROUND
A91			NC	B91			NC
A92			NC	B92			NC
A93			NC	B93			NC
A94			NC	B94			NC
A95			NC	B95			NC
A96			NC	B96			NC
A97	POWER		GROUND	B97			NC
A98			NC	B98			NC
A99			NC	B99	POWER		GROUND
A100			NC	B100			NC
A101			NC	B101			NC
A102			NC	B102			NC
A103			NC	B103			NC
A104			NC	B104			NC
A105			NC	B105			NC
A106	POWER		GROUND	B106			NC
A107			NC	B107			NC
A108			NC	B108			NC
A109			NC	B109			NC
A110			NC	B110			NC
A111			NC	B111			NC
A112			NC	B112			NC
A113			NC	B113			NC
A114			NC	B114			NC
A115			NC	B115			NC
A116			NC	B116			NC
A117			NC	B117			NC
A118			NC	B118			NC
A119			NC	B119	POWER		VCC (+5V)
A120			NC	B120	POWER		VCC (+5V)

**Remarks:**

5 o = 5V output  
3 o = 3V output

5 i/o = 5V input/output  
3 i/o = 3V input/output

# = active low signal      o.c. = open collector output      NC = not connected

SM800PCX Connector X200.B Pin1-40 (J2)

Pin	Group	Volt	SM800PC	Pin	Group	Volt	SM800PC
A1	PRINTER	5 o	strobe#	B1	COM1	5 o	DCD1
A2	PRINTER	5 o	auto#	B2	COM1	5 i	DSR1
A3	PRINTER	5 o	error#	B3	COM1	5 i	RXD1
A4	PRINTER	5 o	init#	B4	COM1	5 o	RTS1
A5	PRINTER	5 o	slctin#	B5	COM1	5 o	TXD1
A6	PRINTER	5 i/o	PRINTER data 0	B6	COM1	5 i	CTS1
A7	PRINTER	5 i/o	PRINTER data 1	B7	COM1	5 o	DTR1
A8	PRINTER	5 i/o	PRINTER data 2	B8	COM1	5 i	RI1
A9	PRINTER	5 i/o	PRINTER data 3	B9	COM2	5 o	DCD2
A10	PRINTER	5 i/o	PRINTER data 4	B10	COM2	5 i	DSR2
A11	PRINTER	5 i/o	PRINTER data 5	B11	COM2	5 i	RXD2
A12	PRINTER	5 i/o	PRINTER data 6	B12	COM2	5 o	RTS2
A13	PRINTER	5 i/o	PRINTER data 7	B13	COM2	5 o	TXD2
A14	PRINTER	5 i	acknowledge#	B14	COM2	5 i	CTS2
A15	PRINTER	5 i	busy	B15	COM2	5 o	DTR2
A16	PRINTER	5 i	paper end	B16	COM2	5 i	RI2
A17	PRINTER	5 i	select	B17	FLOPPY	5 i	index
A18	KBD	5 i/o	keyboard data	B18	FLOPPY	5 o	drive select 1
A19	KBD	5 o	keyboard clock	B19	FLOPPY	5 i	disk change
A20	MOUSE	5 o	MOUSE clock	B20	FLOPPY	5 o	motor on 1
A21	MOUSE	5 i/o	MOUSE data	B21	FLOPPY	5 o	direction
A22	POWER		Ground	B22	FLOPPY	5 o	step impulse
A23	IDE	5 i/o	IDE HD 0	B23	FLOPPY	5 o	write data
A24	IDE	5 i/o	IDE HD 1	B24	FLOPPY	5 o	write gate
A25	IDE	5 i/o	IDE HD 2	B25	FLOPPY	5 i	track zero
A26	IDE	5 i/o	IDE HD 3	B26	FLOPPY	5 i	write protected
A27	IDE	5 i/o	IDE HD 4	B27	FLOPPY	5 i	read data
A28	IDE	5 i/o	IDE HD 5	B28	FLOPPY	5 o	head select
A29	IDE	5 i/o	IDE HD 6	B29	FLOPPY	5 o	drive select 0
A30	IDE	5 i/o	IDE HD 7	B30	FLOPPY	5 o	motor on 0
A31	IDE	5 i/o	IDE HD 8	B31	APM	5 i	PWRBTN
A32	IDE	5 i/o	IDE HD 9	B32	IDE-CH1	5 o	IDE_RESET#
A33	IDE	5 i/o	IDE HD 10	B33			NC
A34	IDE	5 i/o	IDE HD 11	B34	USB0	5 i/o	USB-P0+
A35	IDE	5 i/o	IDE HD 12	B35	USB0	5 i/o	USB-P0-
A36	IDE	5 i/o	IDE HD 13	B36	IDE	5 o	A 0
A37	IDE	5 i/o	IDE HD 14	B37	IDE	5 o	A 1
A38	IDE	5 i/o	IDE HD 15	B38	IDE	5 o	A 2
A39	IDE	5 o	IDE primary cs0#	B39	IDE	5 o	IORDY
A40	IDE	5 o	IDE primary cs1#	B40			

**Remarks:**

5 o = 5V output                      5 i/o = 5V input/output  
 3 o = 3V output                      3 i/o = 3V input/output

# = active low signal              o.c. = open collector output      NC = not connected

SM800PCX Connector X200.B Pin 41-80 (J2)

Pin	Group	Volt	Description	Pin	Group	Volt	Description
A41	PRINTER	5 o	PDAck#	B41	IrDA	3 o	IrDA TX
A42	PRINTER	5 o	PREQ	B42	IrDA	3 i	IrDA RX
A43	IDE-CH1	5 i	IRQ	B43			
A44	IDE-CH1	5 o	IOR#	B44			
A45	IDE-CH1	5 o	IOW#	B45			
A46	POWER		VCC (5V)	B46	POWER	3 i	Battery 3.0V for RTC
A47	PCI	3 i/o	AD0	B47	PCI	3 i/o	AD16
A48	PCI	3 i/o	AD1	B48	PCI	3 i/o	AD17
A49	PCI	3 i/o	AD2	B49	PCI	3 i/o	AD18
A50	PCI	3 i/o	AD3	B50	PCI	3 i/o	AD19
A51	PCI	3 i/o	AD4	B51	PCI	3 i/o	AD 20
A52	PCI	3 i/o	AD5	B52	PCI	3 i/o	AD 21
A53	PCI	3 i/o	AD6	B53	PCI	3 i/o	AD 22
A54	PCI	3 i/o	AD7	B54	PCI	3 i/o	AD 23
A55	PCI	3 i/o	AD8	B55	PCI	3 i/o	AD 24
A56	PCI	3 i/o	AD9	B56	PCI	3 i/o	AD 25
A57	PCI	3 i/o	AD10	B57	PCI	3 i/o	AD 26
A58	PCI	3 i/o	AD11	B58	PCI	3 i/o	AD 27
A59	PCI	3 i/o	AD12	B59	PCI	3 i/o	AD 28
A60	PCI	3 i/o	AD13	B60	PCI	3 i/o	AD 29
A61	PCI	3 i/o	AD14	B61	PCI	3 i/o	AD 30
A62	PCI	3 i/o	AD15	B62	PCI	3 i/o	AD31
A63	PCI	3 o	C-BE0#	B63	PCI	3 i	INTA
A64	PCI	3 o	C-BE1#	B64	PCI	3 i	INTB
A65	PCI	3 o	C-BE2#	B65	PCI	3 i	INTC
A66	PCI	3 o	C-BE3#	B66	PCI	3 i	INTD
A67	POWER		VCC (5V)	B67	POWER		VCC (5V)
A68	PCI	3 o	PCI-CLK0	B68	PCI	3 o	PCI-CLK1
A69	PCI	3 i	REQ0#	B69	PCI	3 o	GNT0#
A70	PCI	3 i	REQ1#	B70	PCI	3 o	GNT1#
A71	PCI	3 i	REQ2#	B71	PCI	3 o	GNT2#
A72	PCI	3i	REQ#3 (only SM800)	B72	PCI	3 o	GNT#3 (only SM800)
A73			NC	B73	POWER		VCC (5V)
A74	PCI	3 i/o	FRAME#	B74	PCI	3 i/o	IRDY#
A75	PCI	3 i/o	TRDY#	B75	PCI	3 i/o	STOP#
A76	PCI	3 i/o	DEVSEL#	B76	PCI	3 i/o	PAR#
A77	PCI	3 i/o	SERR#	B77	PCI	3 i/o	LOCK# = PLOCK#
A78			NC	B78	PCI	3 o	PCI-RESET#
A79	CORE	3 i	RESET#	B79	ISA	5 i	DRQ7
A80			NC	B80	ISA	5 0	DACK7

**Remarks:**  
 5 o = 5V output                      5 i/o = 5V input/output  
 3 o = 3V output                      3 i/o = 3V input/output  
 # = active low signal              o.c. = open collector output      NC = not connected

IrDa を使用した BIOS 設定:

BIOS セットアップの中で GeodeLX の UART A を使用可能にしなければなりません:

F1 マザーボード・デバイス・コンフィギュレーション I/O コンフィギュレーション

UART ポート A = 使用可能

UART モード = SIR/CIR

注意!



絶対に UART A モードを“シリアル- 16550 互換”や“エクステンド”にセ  
 ットしないで下さい。もし IrDa ダイオードが B41/B42 に接続されると**ダイ  
 オードが破壊されます!**

SM800PCX Connector X200.B Pin 81-120 (J2)

Pin	Group	Volt	SM800PC	Pin	Group	Volt	SM800PC
A81			NC	B81	USB1	5 i/o	USB_P1+
A82			NC	B82	USB1	5 i/o	USB_P1-
A83			NC	B83			NC
A84			NC	B84			NC
A85			NC	B85	ISA	5 o	LA22
A86			NC	B86	ISA	5 o	LA23
A87			NC	B87	PCI	5 i/o	PERR-
A88			NC	B88	GPIO	3 i/o	GPIO30
A89	GPIO	3 i/o	GPIO31	B89	I2C	3 i/o	SMB-DAT
A90	GPIO	3 i/o	GPIO34	B90	I2C	3 o	SMB-CLK
A91	POWER		3.3V	B91	POWER		3.3V
A92	LAN	3 o	LAN_TX+	B92	ISA	5 i	MASTER#
A93	LAN	3 o	LAN_TX-	B93	ISA	5 i	IOCHCK
A94	LAN	3 i	LAN_RX+	B94	JTAG	3 i	JTAG_CLK
A95	LAN	3 i	LAN_RX-	B95	JTAG	3 i	JTAG_TDI
A96			NC	B96	JTAG	3 o	JTAG_TDO
A97	POWER		VCC_SUS	B97	JTAG	3 o	JTAG_TMS
A98	TINY	3 i/o	SUSA	B98	VGA	3 i/o	CRT_SDA
A99	TINY	3 i/o	SUSB	B99	VGA	3 o	CRT_SCL
A100	TINY	3 i/o	SUSC	B100			NC
A101	VGA	O	VGA GREEN	B101	VGA		VGA GROUND
A102	VGA	O	VGA BLUE	B102	VGA	o	VSYNC
A103	VGA	O	VGA RED	B103	VGA	o	HSYNC
A104			NC	B104	LCD	3 o	LCD_ENAVDD
A105	POWER		GROUND	B105	LCD	3 o	LCD_SHCLK
A106	LCD	3 o	VSYNC	B106	LCD	3 o	HSYNC
A107	LCD	3 o	LCD_D12	B107	LCD	3 o	LCD_D0
A108	LCD	3 o	LCD_D13	B108	LCD	3 o	LCD_D1
A109	LCD	3 o	LCD_D14	B109	LCD	3 o	LCD_D2
A110	LCD	3 o	LCD_D15	B110	LCD	3 o	LCD_D3
A111	LCD	3 o	LCD_D16	B111	LCD	3 o	LCD_D4
A112	LCD	3 o	LCD_D17	B112	LCD	3 o	LCD_D5
A113	LCD	3 o	LCD_D18	B113	LCD	3 o	LCD_D6
A114	LCD	3 o	LCD_D19	B114	LCD	3 o	LCD_D7
A115	LCD	3 o	LCD_D20	B115	LCD	3 o	LCD_D8
A116	LCD	3 o	LCD_D21	B116	LCD	3 o	LCD_D9
A117	LCD	3 o	LCD_D22	B117	LCD	3 o	LCD_D10
A118	LCD	3 o	LCD_D23	B118	LCD	3 o	LCD_D11
A119	LCD	3 o	LCD_ENABKL	B119	LCD	3 o	LCD_DE
A120	POWER		LCD_VCC (3V)	B120	POWER		VCORE

**Remarks:**

5 o = 5V output                      5 i/o = 5V input/output  
 3 o = 3V output                      3 i/o = 3V input/output

# = active low signal      o.c. = open collector output      NC = not connected

## 7. スマートモジュールのデザイン - イン

SM800DK マニュアルのデザイン - イン・インフォメーションを参照して下さい。

